

UM0010

用户手册

AT32新时钟配置工具

前言

本手册用于介绍如何使用雅特力科技提供的时钟配置工具对 AT32 MCU 时钟路径及参数进行配置,并生成相应的时钟配置流程代码。

支持型号列表:

支持型号	雅特力全系列 MCU
------	------------

<u>Y7=171;</u>

目录

1	简介.		5
	1.1	环境要求	5
	1.2	安装	5
		1.2.1 Windows 系统安装	5
		1.2.2 Linux 系统安装	5
2	功能	介绍	7
	2.1	菜单栏	7
	2.2	新建配置项目	8
	2.3	配置界面的使用	8
	2.4	生成代码1	1
	2.5	工具使用注意事项1	1
3	文档)	坂本历史12	2



表目录

表 1.	时钟配置应用指南	11
表 2 .	文档版本历史	12



图目录

图 1.	终端命令安装	. 5
图 2 .	图形方式安装	.6
图 3.	启动界面	.7
图 4.	配置界面	.7
图 5.	菜单栏	. 8
图 6.	MCU 选择界面	. 8
图 7.	配置界面框架	.9
图 8.	时钟配置框	10



1 简介

AT32 时钟配置工具是雅特力科技为方便对 AT32 系列 MCU 进行时钟配置而开发的一个图形化配置 工具,其主旨是使用户清晰了解时钟路径和配置出期望的时钟频率。

1.1 环境要求

● 软件要求

需要 Windows 7 及以上操作系统支持。

硬件要求
PC/AT 兼容机, Pentium 或更高 CPU。
XVGA(1024*768)颜色显示器。
至少 512M RAM。
至少 100M 磁盘空间。

1.2 安装

1.2.1 Windows 系统安装

本软件不需要安装,只需直接运行可执行程序 AT32_New_Clock_Configuration.exe。

1.2.2 Linux 系统安装

本软件目前支持 Ubuntu 16.4 以上系统版本。

Linux 系统安装可以有两种方式:终端中使用 dpkg 命令安装和图形方式安装。

■ 终端中使用 dpkg 命令安装

在终端中输入如下命令进行安装:

sudo dpkg - i AT32_New_Clock_Configuration_Linux-x86_64_Vx.x.xx.deb 如下图所示

图 1. 终端命令安装

	artery@artery-virtual-machine: ~	
文件(F) 编辑(E) 查看(V) 搜索(S) 终端(T) 帮助	J(H)	
artery@artery-virtual-machine:~\$ sudo [sudo] artery 的密码: (正在读取数据库 系统当前共安装有 正准备解包 AT32_New_Clock_Configurati 正在将 at32-new-clock-configuration (正在设置 at32-new-clock-configuration 正在处理用于 gnome-menus (3.13.3-11ub 正在处理用于 desktop-file-utils (0.23 正在处理用于 mime-support (3.60ubuntu artery@artery-virtual-machine:~\$	dpkg ·i AT32_New_Clock_Configuration_Linux-x86_64_V3.0.11 135298 个文件和目录。) on_Linux-x86_64_V3.0.11.deb 3.0.11) 解包到 (3.0.11) 上 (3.0.11) untu1.1) 的触发器 -1ubuntu3.18.04.2) 的触发器 1) 的触发器	L.deb

■ 图形方式安装

拷贝 AT32_New_Clock_Configuration_Linux -x86_64_Vx.x.xx.deb 到 Linux 系统中,并双击。在弹出的安装程序中,点击"安装"按钮,系统将本软件自动安装到系统中。

图 2. 图形方式安装

at32-new-clock-configuration AT32 New Clock Configuration 安装(I)	
安装(I)	
AT32 New Clock Configuration	
详细信息	
版本 3.0.11	
已更新 未知	
许可协议 专有软件	
源 AT32_New_Clock_Configuration_Linux-x86_64_V3.0.11.deb	
下载大小 0字节	

安装完成之后,点击左边任务栏最下方"显示所有程序"按钮,在弹出的程序列表中找到"New_Clock_Configuration",并点击,将启动 New_Clock_Configuration。



2 功能介绍

本章节将介绍此工具的基本操作,其主要的启动界面和配置界面如下所示

图 3. 启动界面

AT32_New_Clock_Configuration						- a ×
"┤२ГΞ२ ││雅特力科技	項目	语言	生成代码	帮助		
					时钟配置	





2.1 菜单栏

菜单栏内容如图所示:



图 5. 菜单栏

<u></u>	雅特力科技	Project	Language	General code	Help	
■ "项目"(Proj	ect)菜单:					
新建(New):	新建时钟配置	页目				
打开 (Open) :	打开已存在的	配置项目				
保存(Save):	保存已打开的	配置项目				
■ "语言"(Lan	guage)菜单:					
英文(English)	: 选择	English 作	5为显示语言			
简体中文 (Ch i	nese): 选择	简体中文作	乍为显示语言	Ĩ		
■ "生成代码"(Generate code)	菜单:				
当在对应型号	的操作配置界面将	所期望的時	时钟路径和时	寸钟频率配置穿	完成之后,可	点击 "生成代
码"菜单来选	择源码文件的存储	路径并生	成相应的源码	马文件。		
■ "帮助"(Help	o) 菜单:					
打开手册 (Ope l	n Manual): 打开轴	次件的使用	手册,PC	需安装浏览 PE	DF 的软件。	
新版本下载(Ne	w version downlo	ad): 联网	进行新版本	下载。		

版本(Version): 查看当前版本。

2.2 新建配置项目

双击打开时钟配置工具,可看到图示的启动界面,可点击"项目"菜单-->"新建",进行配置项目的 新建,在新建配置项目的过程中需要对芯片的系列所属进行选择,操作方法如下图所示

图 6. MCU 选择界面

🔄 选择MCU	:	×
请选择MCU:	AT32F403 ~	
	确定 取消	

MCU 系列的选择,可点击下拉框来进行选择,当选择好 MCU 后点击"确定"可进入到时钟配置界面。

2.3 配置界面的使用

配置界面主要用来进行时钟路径及参数的配置,以下的介绍将以 AT32F435 系列作为示例来展开进行,其余系列的配置方法与此类似。

整个配置界面主要可以分为五个大块,如下图所示



图 7. 配置界面框架



- 1. 标题部分:用于展示当前配置项目所选择的 MCU 系列。
- 2. 配置部分:用于对时钟路径和时钟参数进行选择和配置,以达到期望的应用需求。
- 3. 输出部分:用于时钟输出(CLKOUT)的配置。
- 4. 在 SCLK 栏也可在选中 PLL 为系统时钟时作为输入框,可输入期望的系统时钟频率来反向自动 配置出倍频参数。
- 5. 结果部分:用于显示当前外设所使用的时钟频率及总线上的外设。

接下来着重介绍一下配置部分的使用。配置部分的流程界面是对应着 MCU 时钟树来进行的,各系列 MCU 的此部分可能存在着差异,但使用方式大同小异。时钟路径的配置可按流程对各开关进行点选来进行选择,配置部分如下图所示,将逐个流程点的功能及其注意事项进行介绍。



图 8. 时钟配置框



- 1. ertc 使能: ertc 时钟代码配置的使能下拉框。
- 2. ertcsel: 点选框, ertc 时钟源选择。当 ertc 使能开启后, 此点选框可配置。
- 3. ertcdiv: 下拉框,当 ertc 选择 hext 外部高速时钟作为时钟来源时,此下拉框选择分频系数。
- 4. lext bypass: 外部低速时钟的旁路使能。
- 5. hext: 此为输入框, 8 MHz 为所采用外部时钟源的默认频率,用户可根据实际使用的外部时钟源频率进行修改。(注:此 8 MHz 被修改为其他频率值时,对应的 BSP 中 demo 目录下的 inc/at3 2f435_437_conf.h 文件内的 HEXT_VALUE 宏定义也应该一致修改,也可以采用工具生成的 at3 2f435_437_conf.h 文件来进行使用)。
- 6. hext bypass: 高速外部时钟的旁路使能。
- 7. pllrcs: 点选框,可配置 PLL 时钟源为 HEXT 或 HICK。
- 8. pll_ms: 输入框, PLL 预分频系数, 范围值 1~15。其功能是对 PLL 输入时钟进行预分频。
- 9. pll_ns: 输入框, PLL 倍频参数, 范围值 31~500。其功能是对 PLL_MS 进行预分频处理后的时 钟进行倍频。
- **10.** pll_fr: 下拉框, PLL 后分频系数,范围(1、2、4、8、16、32)。其功能是对 PLL_NS 倍频后的时钟进行后除频,除频后的时钟才是 PLL 时钟。
- 11. sclk select: 点选框,可配置 HEXT、PLL 或 HICK 作为系统时钟。
- 12. sclk 频率: 当采用正向配置时,此作为系统时钟频率的配置结果显示,当将其用作输入框时,输入期望的频率后点击回车键,会根据此输入值反向计算一组合适的或最接近期望值的 PLL 配置参数。
- 13. hick to sclk: 点选框,当 sclk select 选择 HICK 作为系统时钟时,可配置 HICK 的 8 MHz 或 4 8 MHz 到系统时钟(注:当选择 48 MHz HICK 到系统时钟后,CLKOUT 输出 HICK 时的频率 也为 48 MHz)。
- 14. usbdiv: 下拉框。当 PLL 时钟被选作为 USB 的时钟来源时,此处配置 PLL 时钟到 USB 时钟的分频系数。
- 15. hick to usb: 点选框,可配置 USB 时钟由 PLL 时钟或 HICK 48 MHz 提供, USB 时钟配置代码由下拉框 to usb 来进行选择控制。因 USB 时钟需要的是固定 48 MHz,所以在 usbdiv 可分频参数为前提下,PLL 倍频出来的频率可能不满足 USB 48 MHz 的时钟需求。
- 16. USB 使能: USB 时钟代码配置的使能下拉框。
- 17. USB 时钟频率的显示。此显示栏会实时计算 USB 时钟的频率并显示,如果配置出来的 USB 时钟不等于 48 MHz 时,显示出来的 USB 时钟频率会标注为红色,而实际应用中没有用到 USB 时选择 disable 则不会显示。(注:此部分只针对 USB 时钟频率的配置,USB 外设时钟使能需自行额外打开)。

2.4 生成代码

当时钟配置完成后,可点击生成代码,然后选择代码生成的路径并确认,最后会在所选目录下生成两 个文件夹 inc 和 src,源文件存放在 src 文件夹下,头文件存放在 inc 文件夹下。这些文件可结合到 BSP_V2.x.x 内的工程来进行使用。可以采用新生成的时钟代码文件(at32f4xx_clock.c/ at32f4xx_clock.h/ at32f4xx_conf.h)将原 BSP demo 中的对应文件替换,在 main 函数中进行 system_clock_config 函数调用即可。

2.5 工具使用注意事项

在使用本时钟配置工具时需注意:

- 1. 此工具生成的时钟配置源码文件需结合雅特力科技提供的 BSP_V2.x.x 进行使用。
- 2. 不同系列所生成的时钟配置源码文件不能型号混用,只能在相对应的工程项目中进行调用。
- 3. 配置工具中各输入框参数修改后,请以"Enter"键结束。



关于更多 AT32_New_Clock_Configuration 工具的使用以及 AT32 时钟配置流程、代码解析等详细介 绍,请参考各型号的 AN,下表所列 AN 均可从雅特力官网获取。

型号	应用指南
AT32F403A/407时钟配置	AN0082
AT32F435/437时钟配置	AN0084
AT32F421时钟配置	AN0116
AT32F415时钟配置	AN0117
AT32F413时钟配置	AN0118
AT32F425时钟配置	AN0121
AT32L021时钟配置	AN0134
AT32F423时钟配置	AN0158
AT32A403A时钟配置	AN0188
AT32F402/405时钟配置	AN0177

表 1. 时钟配置应用指南

3 文档版本历史

日期	版本	变更
2024.03.20	1.0.6	1. 新增支持AT32A423系列。
2024.01.31	1.0.5	1. 支持多平台,包括Windows、Linux(Ubuntu, Fedora等)操作系统。
2023.08.18	1.0.4	1. 新增支持AT32F402/F405系列。
2023.07.06	1.0.3	1. 新增支持AT32A403A系列。
2023.03.15	1.0.2	1. 新增支持AT32F423系列。
202.07.15	1.0.1	1. 新增支持AT32L021系列。
2022.06.09	1.0.0	最初版本

表 2. 文档版本历史



重要通知 - 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用,雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有过任何形式的表示,本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何 第三方产品或服务,不应被视为雅特力授权使用此类第三方产品或服务,或许可其中的任何知识产权,或者被视为涉及以任何方式使用任何 此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明,否则,雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证,包括但不限于有关适销性、适合特定用途(及其依据任何司法管辖区的法律的对应情况),或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品:(A)对安全性有特别要求的应用,例如:生命支持、主动植入设备或对产品功能安全有要 求的系统;(B)航空应用;(C)航天应用或航天环境; (D)武器,且/或(E)其他可能导致人身伤害、死亡及财产损害的应用。如果采购 商擅自将其用于前述应用,即使采购商向雅特力发出了书面通知,风险及法律责任仍将由采购商单独承担,且采购商应独力负责在前述应用 中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定,将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证 失效,并且不应以任何形式造成或扩大雅特力的任何责任。

© 2024 雅特力科技 保留所有权利