

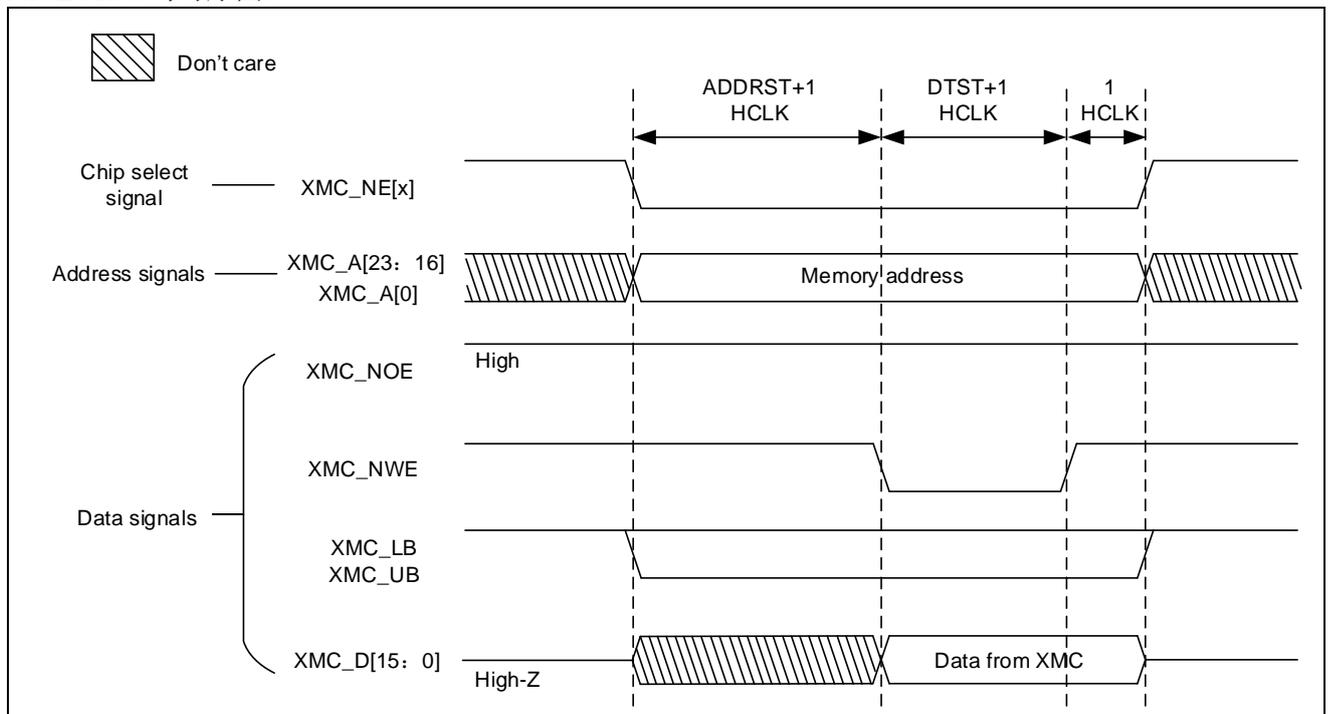
配置XMC时序注意事项

Questions: XMC 数据建立时间、保持时间等时序相关参数与 ST 有 1-2 个 clock 的差别，在使用 device 的极限参数进行配置的时候有可能会出现问题，此时需对相关参数进行微调，以达到时序上的兼容。

Answer:

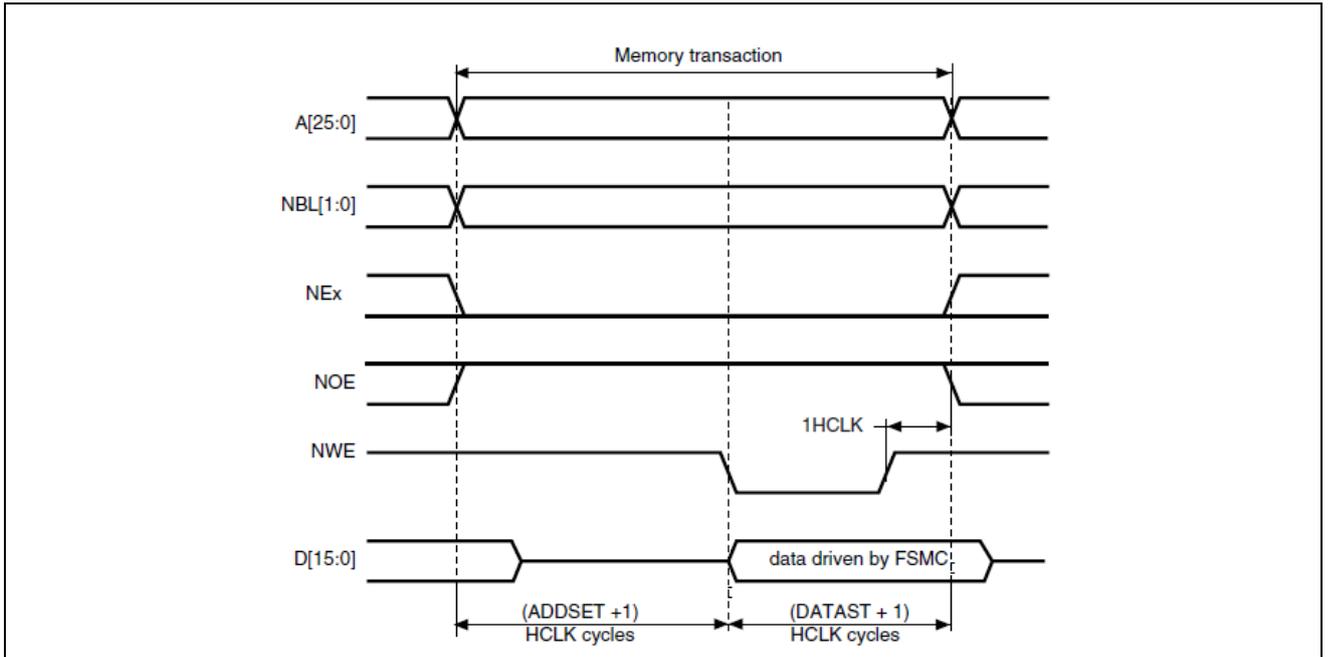
以 XMC 访问外部 SRAM 写时序为例：

AT32 XMC 写时序图：



由图可知：XMC_NE 信号线保持低电平时间 = $(ADDRST+1) \cdot HCLK + (DTST+1) \cdot HCLK + 1 \cdot HCLK$

STM32F103 XMC 写时序图：

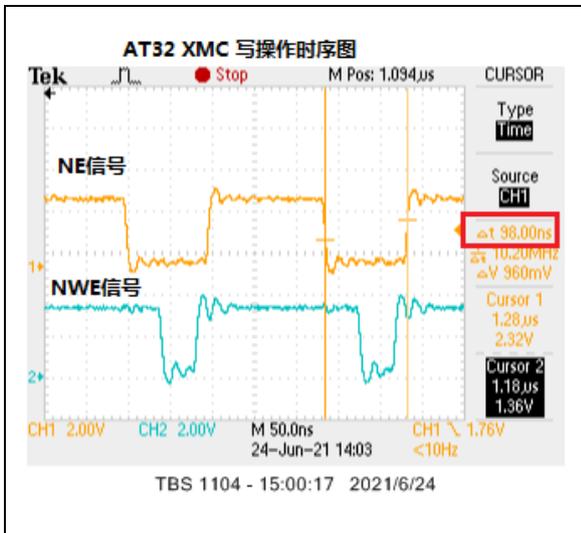


由图可知：XMC_NE 信号线保持低电平时间 = (ADDRST+1)*HCLK + (DTST+1)*HCLK

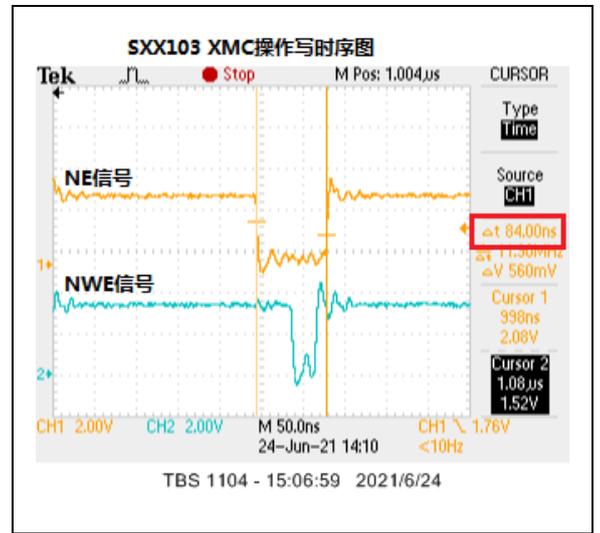
从以上时序图可知，AT32 与 ST32F103 存在 1HCLK 的差异。

实际抓取波形为：

AT32:

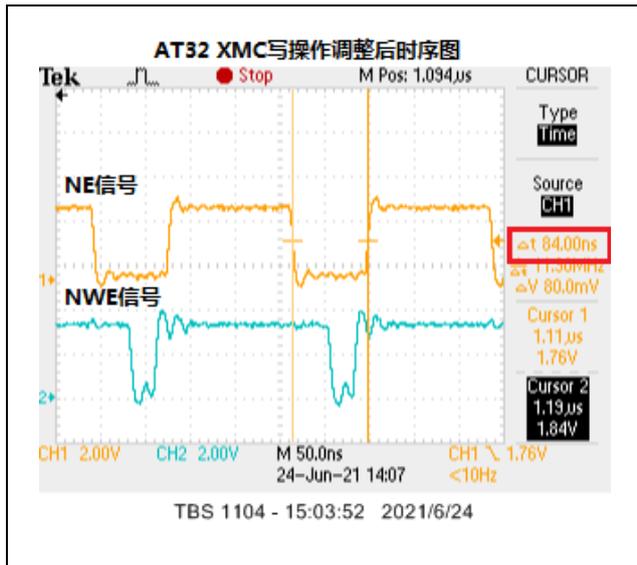


STM32F103:



从波形可看到，实际测量的结果 AT 比 ST 的 NE 宽度长大约 14ns，在 72MHZ 系统主频下，14ns 刚好约为 1HCLK 时间长度。

通过调整 ADDRST 或者 DTST 可使得 NE 低电平宽度 AT 与 ST 相同，例如调整 DTST = DTST - 1。调整后 AT 波形为：



一般情况下，使用 XMC 访问外部存储器时，由于外部存储器对时序要求有容忍度，不会如此敏感，此问题不会导致访问存储器出错；在某些极限情况下，由于对时序要求较严格，在遇到此问题就需要根据时序要求手动调整参数设定。

总结：用户遇到此类问题，应从时序着手。分析对比时序上的差异，然后通过调整参数使其满足应用要求。

类型： MCU 应用

适用型号： AT32F403, AT32F403A, AT32F407

主功能： XMC 时序配置

次功能： 无

文档版本历史

日期	版本	变更
2022.3.3	2.0.0	最初版本

重要通知 - 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用，雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有过任何形式的表示，本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何第三方产品或服务，不应被视为雅特力授权使用此类第三方产品或服务，或许可其中的任何知识产权，或者被视为涉及以任何方式使用任何此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明，否则，雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证，包括但不限于有关适销性、适合特定用途（及其依据任何司法管辖区的法律的对应情况），或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品：(A) 对安全性有特别要求的应用，例如：生命支持、主动植入设备或对产品功能安全有要求的系统；(B) 航空应用；(C) 航天应用或航天环境；(D) 武器，且/或 (E) 其他可能导致人身伤害、死亡及财产损害的应用。如果采购商擅自将其用于前述应用，即使采购商向雅特力发出了书面通知，风险及法律责任仍将由采购商单独承担，且采购商应独立负责在前述应用中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定，将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证失效，并且不应以任何形式造成或扩大雅特力的任何责任。

© 2022 雅特力科技 保留所有权利