

在ADC输入内阻不配情况下提高ADC准确度方法

Questions: 在 ADC 输入内阻不配情况下提高 ADC 准确度方法**Answer:**

在客户应用中输入源输入电阻同推荐的值不匹配，如果输入源内阻过大，会导致 ADC 转换精度降低。以 AT32F403 为例，ADC 推荐的输入源内阻如下：

ADC CLK = 14MHz		
采样时钟个数	采样时钟时间 (us)	需求的输入源内阻<=推荐值(kΩ)
1.5	0.11	0.2
7.5	0.54	1.0
13.5	0.96	2.0
28.5	2.04	4.2
41.5	2.96	6.0
55.5	3.96	8.5
71.5	5.11	11
239.5	17.11	32

ADC CLK = 28MHz		
采样时钟个数	采样时钟时间 (us)	需求的输入源内阻<=推荐值(kΩ)
1.5	0.05	0.1
7.5	0.27	0.4
13.5	0.48	0.9
28.5	1.02	2.1
41.5	1.48	3.0
55.5	1.98	4.0
71.5	2.55	5.0
239.5	8.55	19

为了提高 ADC 转换精度建议如下处理：

1. 可以加大采样时间来消除 ADC 采样时间不足导致的转换精度不佳；如果现在是使用 1.5 的 CLK 采样时间，发现转换精度不佳，可以用在项目允许的条件下，先按：7.5-13.5-28.5-41.5-55.5 CLK 的方式一步一步增大，直到满足要求
2. 在输入 ADC 的 I/O 口处并接电容 330pF-0.1uF，以对信号预采样

3. 若采样信号低于 $V_{DDA}/2$ (或 $V_{REF}/2$)时,可在采样前先插入一次对内部 V_{REFINT} 1.2V 的采样,此操作可将 ADC 内部采样电容放电于一理想电压后,再对目标信号采样
4. 采样软件方式:对 ADC 采样的值第一次丢弃,使用第二次采样的值或进行排序中值滤波。此种方式可以消除输入源内阻过大时,在不同通道切换时,上一个通道的电压来不及放电,导致的 ADC 此通道的值偏大或偏小

ADC I/O 口特别注意事项:同所有 ADC 互用的 I/O 口输入的电压不能超过 V_{DDA} (MCU 工作电压)+0.3V; 如果存在,建议客户使用分压电阻或减压到此电压范围

5. 增加每次采样时间间隔。

类型: MCU 应用

适用型号: AT32 全系列

主功能: ADC

次功能: 无

文档版本历史

日期	版本	变更
2022.2.16	2.0.0	最初版本

重要通知 - 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用，雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有过任何形式的表示，本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何第三方产品或服务，不应被视为雅特力授权使用此类第三方产品或服务，或许可其中的任何知识产权，或者被视为涉及以任何方式使用任何此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明，否则，雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证，包括但不限于有关适销性、适合特定用途(及其依据任何司法管辖区的法律的对应情况)，或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品：(A) 对安全性有特别要求的应用，如：生命支持、主动植入设备或对产品功能安全有要求的系统；(B) 航空应用；(C) 汽车应用或汽车环境；(D) 航天应用或航天环境，且/或(E) 武器。因雅特力产品不是为前述应用设计的，而采购商擅自将其用于前述应用，即使采购商向雅特力发出了书面通知，风险由购买者单独承担，并且独力负责在此类相关使用中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定，将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证失效，并且不应以任何形式造成或扩大雅特力的任何责任。

© 2022 雅特力科技 (重庆) 有限公司 保留所有权利