AN0098
应用笔记

AT32F435/437 OTGFS Application Note

前言

本文档主要描述 AT32 OTGFS 外设特性，OTGFS 支持主机和设备模式。OTGFS 可以通过 ID 线判断当前处于主机还是设备模式，也可以配置为只支持设备或者主机模式。

支持型号列表：

支持型号	AT32F435 系列
	AT32F437 系列

目录

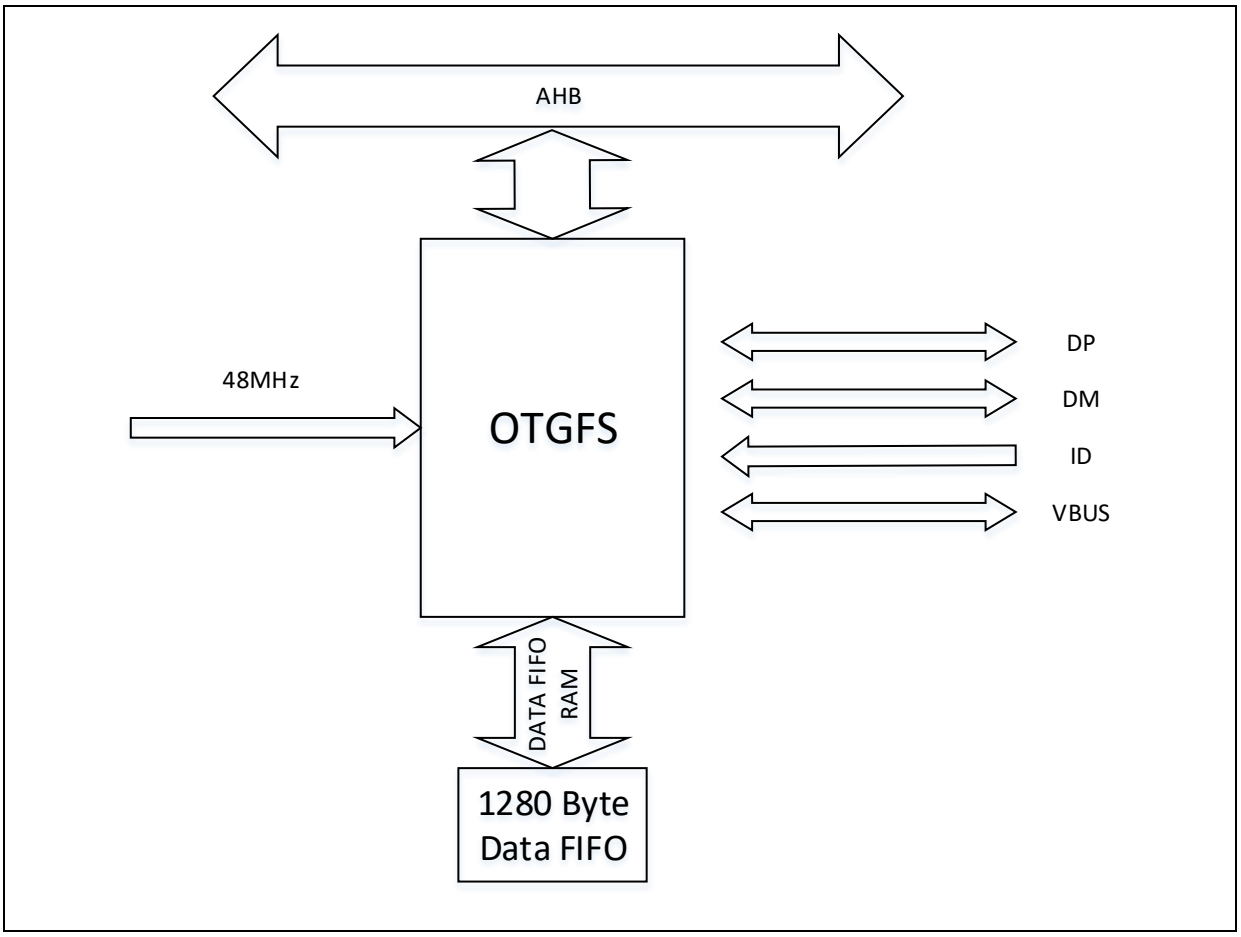
表目录

图目录

1 OTGFS 介绍

AT32F435/437 包含2个独立的OTGFS，编号OTGFS1和OTGFS2，本章将描述OTGFS支持的一些基本功能。OTGFS1和OTGFS2特性完全相同。

图 1 OTGFS 框图



1.1 OTGFS 特性

OTGFS 通用特性：

- 支持 USB2.0 协议
- 内置独立1280字节SRAM
- 内置全速PHY
- 内置上下拉电阻
- SOF信号输出
- 低功耗模式
- 支持忽略VBUS状态
- 支持ID检测以切换主机设备模式
- 不支持HNP/SRP协议（PHY不支持，不能动态切换模式，只能根据ID状态切换模式）
- AHB时钟大于30MHz

OTGFS 设备模式特性：

- 仅支持全速设备
- 支持内部 1.5KΩ 上拉
- 支持软件断开连接
- 支持 1 个双向控制端点 0
- 支持 7 个 IN 端点,端点号 1-7
- 支持 7 个 OUT 端点，端点号 1-7
- 支持控制传输，大容量传输，中断传输，同步传输
- 端点接收 FIFO 共享
- 端点发送 FIFO 专用
- 支持无晶振（crystal-less）

OTGFS 主机模式特性：

- 支持全速和低速
- 支持内部15KΩ下拉
- 支持16个主机通道
- 支持控制传输，大容量传输，中断传输，同步传输
- 通道接收 FIFO 共享
- 通道发送 FIFO 专用

1.2 OTGFS 全速 PHY

OTGFS 内置支持全速/低速的 PHY，为主机和设备模式提供通信支持。

- DP 和 DM 内置上下拉电阻，由 OTGFS 根据模式自动使能上下拉电阻
  当 OTGFS 处于设备模式时，DP 1.5KΩ 上拉自动使能
  当 OTGFS 处于主机模式时，DP 和 DM 15KΩ 下拉自动使能
- ID 线内置上拉
  ID 线为高电平，默认为设备模式
  ID 线为低电平，为主机模式
- 设备模式下的 VBUS 检测（可忽略 VBUS 检测）
  设备模式下，仅支持 VBUS 高低电平检测，当 VBUS 为高电平，OTGFS 认为是有效电平，将使能 DP 的上拉电阻，让主机识别到设备插入。当 VBUS 为低电平，OTGFS 认为是无效电平，此时不使能 DP 上拉，处于断开模式。
  在设备模式下，如果想不检测 VBUS，可通过设置寄存器 OTGFS_GCCFG.VBUSIG=1 来实现，此时可将检测 VBUS 的引脚释放出来给其它外设使用。
- PHY 的低功耗模式
  OTGFS 全速 PHY 支持低功耗模式，可以通过设置寄存器 OTGFS_GCCFG.LP_MODE=1 让 PHY 处于低功耗模式。

1.3 OTGFS GPIO 引脚

435/437 OTGFS1/2 使用 GPIO 引脚如下表所示：

表 1 OTGFS1 GPIO 引脚

信号名称	GPIO	IO_MUX	描述
OTGFS1_SOF	PA8	MUX_10	SOF 信号输出
OTGFS1_VBUS	PA9	MUX_10	VBUS 信号

信号名称	GPIO	IO_MUX	描述
OTGFS1_ID	PA10	MUX_10	ID 检测信号
OTGFS1_DM	PA11	MUX_10	USB DM 信号
OTGFS1_DP	PA12	MUX_10	USB DP 信号
OTGFS1_OE	PA13	MUX_10	USB OE 信号

表 2 OTGFS2 GPIO 引脚

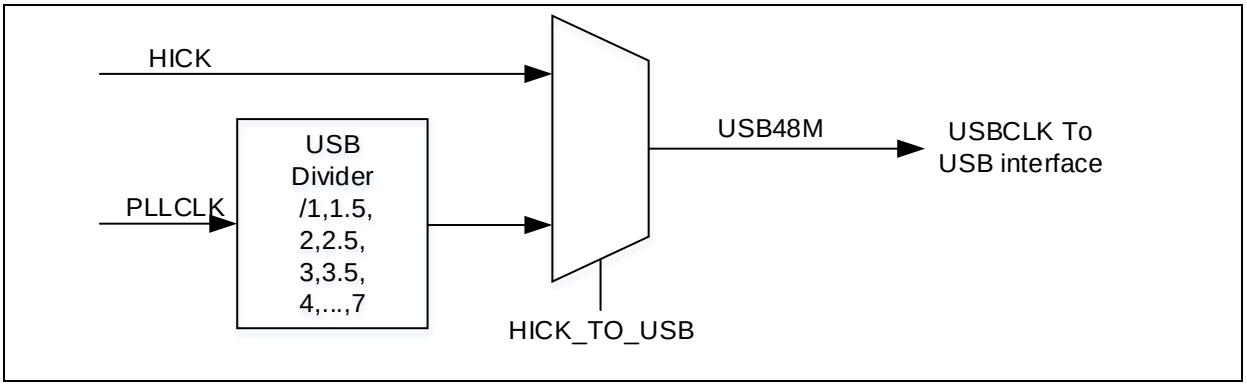
信号名称	GPIO	IO_MUX	描述
OTGFS2_SOF	PA4	MUX_12	SOF 信号输出
OTGFS2_VBUS	PB13	MUX_12	VBUS 信号
OTGFS2_ID	PB12	MUX_12	ID 检测信号
OTGFS2_DM	PB14	MUX_12	USB DM 信号
OTGFS2_DP	PB15	MUX_12	USB DP 信号
OTGFS2_OE	PC9	MUX_11	USB OE 信号

注：USB_OE 信号当 USB 在传输数据时，会翻转此信号

1.4 OTGFS 48MHz 时钟

需要给 OTGFS 提供 48MHz±0.25%的时钟来用于 USB 总线采样。48MHz 时钟可以直接来源 HICK，也可以通过 PLLCLK 分频得到。

图 2 USB 48MHz 时钟来源



注意:当 OTGFS 作为 HOST 时，必须使用外部晶振通过 PLL 分频作为 USB 48MHz 时钟。

1.4.1 USB 时钟选择 HICK

通过设置如下寄存器选择 HICK：

- CRM_MISC1. HICKDIV=1；
  HICK 是否分频，1 表示不分频，0 表示 6 分频
- CRM_MISC1. HICK_TO_USB=1;
  1 表示 USB 48MHz 时钟来源是 HICK，0 表示来源为 PLL 分频。

如果 USB 48MHz 时钟来源选择 HICK 时，在设备模式下需要开启 ACC（HICK 自动校准）功能，ACC 功能利用 USB 产生的 SOF 信号来作为参考信号，实现对 HICK 时钟的采样和校准。详细功能可参考 RM HICK 自动时钟校准（ACC）章节。

注意:当 OTGFS 作为 HOST 时，必须使用外部晶振通过 PLL 分频作为 USB 48MHz 时钟，因为在 HOST 模式下不能通过 ACC 校准 HICK。

使用 HICK 作为 USB 48MHz 时钟代码示例：

```
crm_usb_clock_source_select(CRM_USB_CLOCK_SOURCE_HICK);
/* enable the acc calibration ready interrupt */
crm_periph_clock_enable(CRM_ACC_PERIPH_CLOCK, TRUE);

/* update the c1\c2\c3 value */
acc_write_c1(7980);
acc_write_c2(8000);
acc_write_c3(8020);
#if (USB_ID == 0)
    acc_sof_select(ACC_SOF_OTG1);
#else
    acc_sof_select(ACC_SOF_OTG2);
#endif
/* open acc calibration */
acc_calibration_mode_enable(ACC_CAL_HICKTRIM, TRUE);
```

1.4.2 USB 时钟选择 PLLCK 分频

USB 48MHz 时钟默认是由 PLL 通过分频得到，435/437 系统时钟最高可达到 288Mhz，通过配置 USB 分频因子，达到为 USB 提供 48MHz 时钟。
通过配置已下寄存器进行 PLL 分频：

- CRM_MISC2.USBDIV=USB 分频因子

USB 分频因子支持：1.5 分频，不分频，2.5 分频，2 分频，3.5 分频，3 分频，4.5 分频，4 分频，5.5 分频，5 分频，6.5 分频，6 分频，7 分频。
使用 PLL 分频作为 USB 48MHz 时钟代码示例：

```
switch(system_core_clock)
{
  /* 48MHz */
  case 48000000:
    crm_usb_clock_div_set(CRM_USB_DIV_1);
    break;

  /* 72MHz */
  case 72000000:
    crm_usb_clock_div_set(CRM_USB_DIV_1_5);
    break;

  /* 96MHz */
  case 96000000:
    crm_usb_clock_div_set(CRM_USB_DIV_2);
    break;
```

```
  /* 120MHz */
  case 120000000:
    crm_usb_clock_div_set(CRM_USB_DIV_2_5);
    break;

  /* 144MHz */
  case 144000000:
    crm_usb_clock_div_set(CRM_USB_DIV_3);
    break;

  /* 168MHz */
  case 168000000:
    crm_usb_clock_div_set(CRM_USB_DIV_3_5);
    break;

  /* 192MHz */
  case 192000000:
    crm_usb_clock_div_set(CRM_USB_DIV_4);
    break;

  /* 216MHz */
  case 216000000:
    crm_usb_clock_div_set(CRM_USB_DIV_4_5);
    break;

  /* 240MHz */
  case 240000000:
    crm_usb_clock_div_set(CRM_USB_DIV_5);
    break;

  /* 264MHz */
  case 264000000:
    crm_usb_clock_div_set(CRM_USB_DIV_5_5);
    break;

  /* 288MHz */
  case 288000000:
    crm_usb_clock_div_set(CRM_USB_DIV_6);
    break;

  default:
    break;
}
```

1.5 OTGFS 数据 FIFO 管理

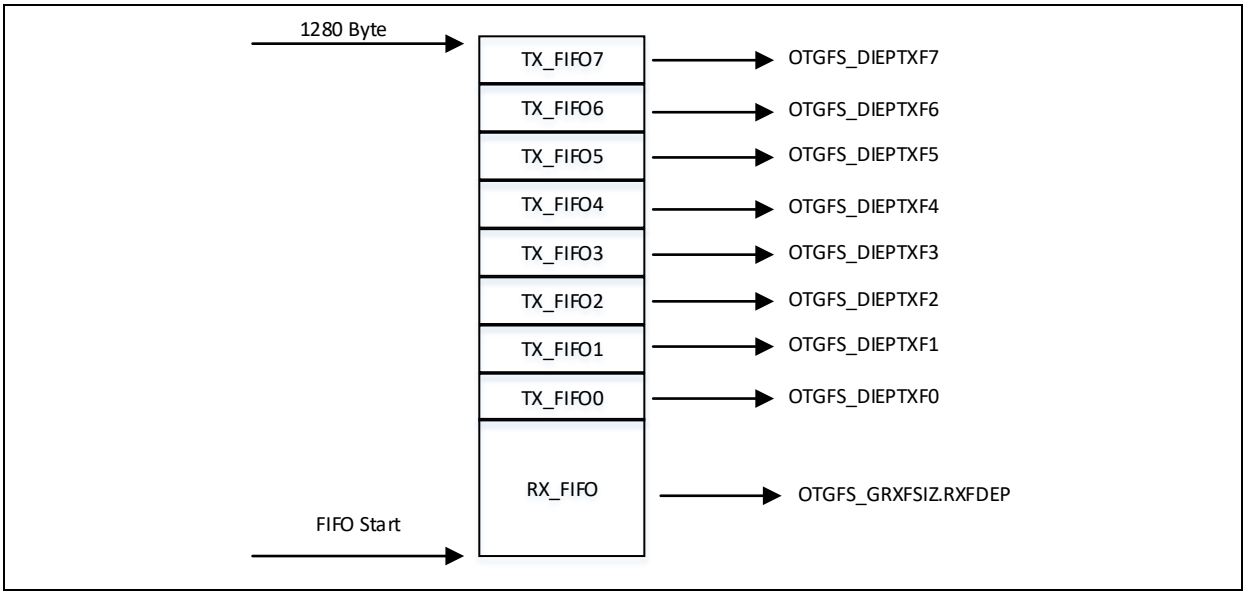
OTGFS 分配专用的 1280 Byte SRAM 作为数据 FIFO，在主机或设备模式下，可通过软件配置寄存器给端点/通道分配 FIFO。

注意：分配的 FIFO 总大小不要超过 1280 Byte

1.5.1 设备模式下的 FIFO 分配

设备模式下所有端点的接收共享一个接收 FIFO，每个端点的发送对应一个专有的发送 FIFO。

图 3 设备模式 FIFO 分配



- RX_FIFO
  所有端点的接收共享这一块 FIFO，配置寄存器 OTGFS_GRXFSIZ.RXFDEP，此寄存器值表示接收 FIFO 大小，注意单位为 word（4Byte）。
- TX_FIFO0
  端点 0 的发送 FIFO，配置寄存器 OTGFS_DIEPTXF0，需要配置起始地址和 FIFO 大小。
  OTGFS_DIEPTXF0. INEPT0TXSTADDR=OTGFS_GRXFSIZ.RXFDEP
  OTGFS_DIEPTXF0. INEPT0TXDEP=端点 0 发送 FIFO 大小
- TX_FIFO1
  端点 1 的发送 FIFO，配置寄存器 OTGFS_DIEPTXF1，需要配置起始地址和 FIFO 大小。
  OTGFS_DIEPTXF1.INEPTXFSTADDR= OTGFS_GRXFSIZ.RXFDEP +端点 0 发送 FIFO 大小
  OTGFS_DIEPTXF1.INEPTXFDEP=端点 1 发送 FIFO 大小
  ….

注意：对应端点 FIFO 配置寄存器中 FIFO 大小值的单位都是 word（4Byte）。

注意：发送端点的起始地址一般配置为前面所有端点已占用的 FIFO 大小，例程如端点 2 的发送 FIFO 起始地址为 RX_FIFO 大小+TX_FIFO0 大小+TX_FIFO1 大小。

1.5.2 主机模式下的 FIFO 分配

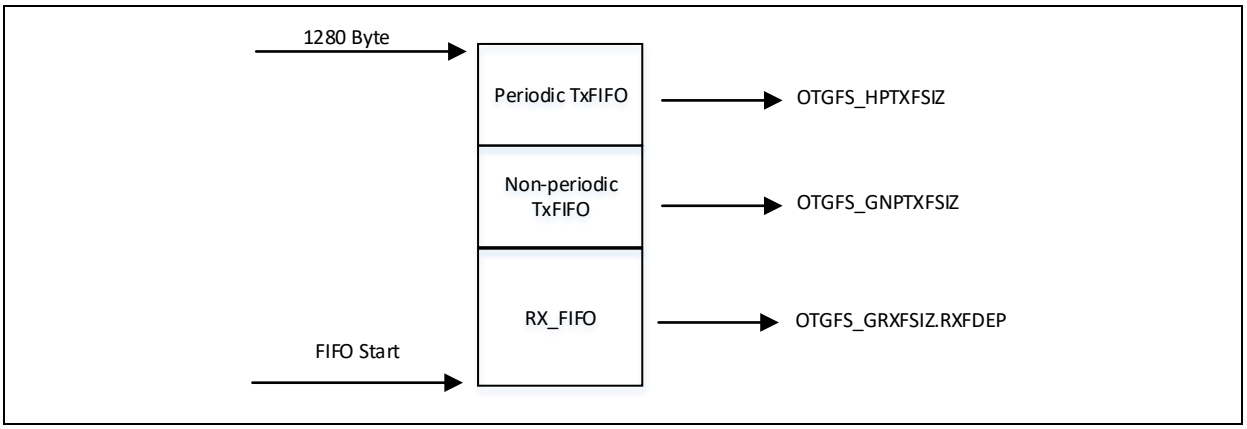
主机模式下，所有通道共享一个接收 FIFO，通道发送 FIFO 分为非周期性发送 FIFO 和周期性发送 FIFO。

非周期性和周期性通过传输类型来区分，每个主机通道寄存器都有配置传输类型，包含 4 种传输类

型：控制传输（Control），同步传输（ISO），批量传输（Bulk），中断传输（Interrupt）

- 非周期性：控制传输（Control），批量传输（Bulk）
- 周期性传输：同步传输（ISO），中断传输（Interrupt）

图 4 主机模式下 FIFO 分配

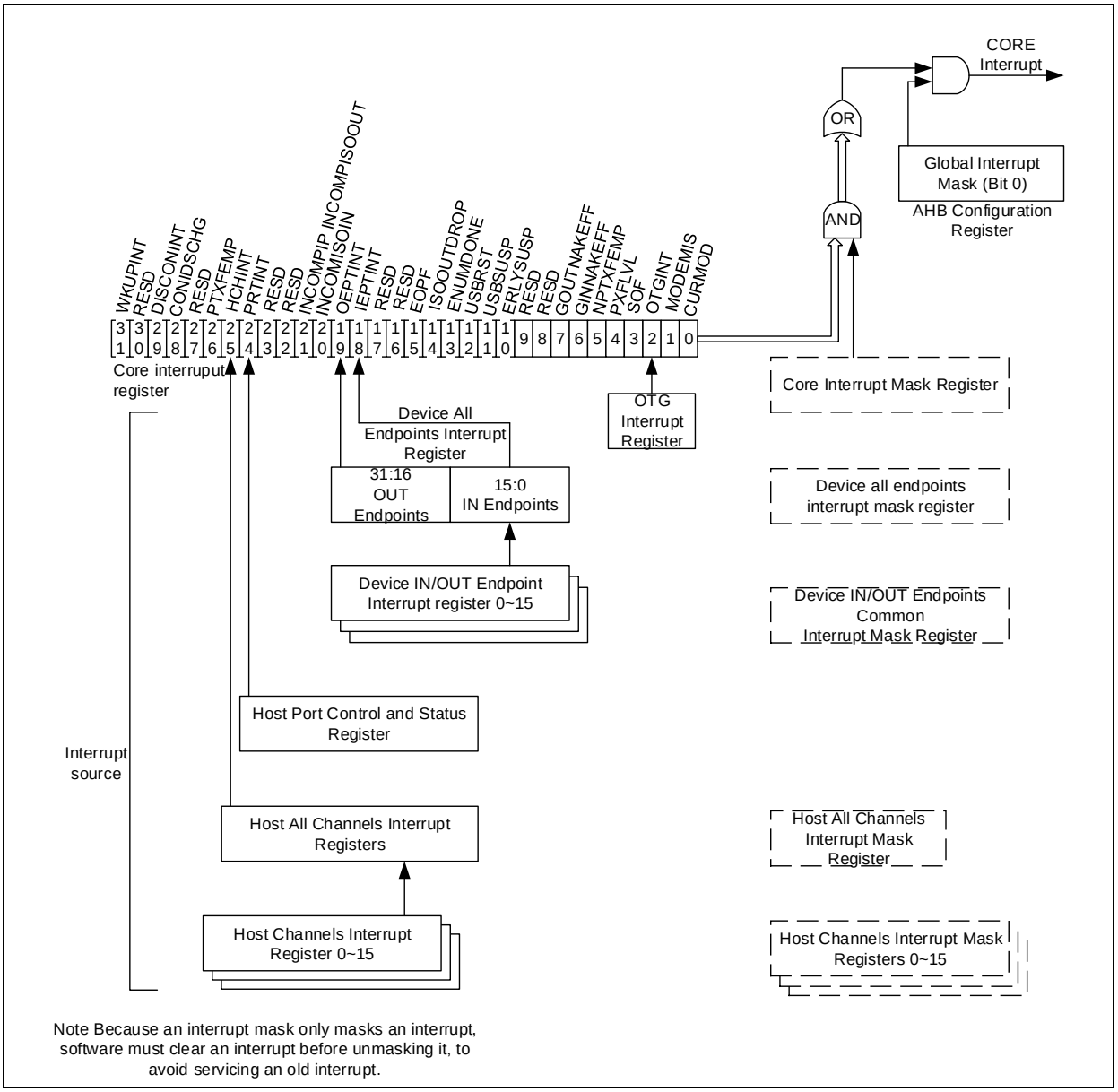


- RX_FIFO
  所有主机通道的接收共享这一块 FIFO，配置寄存器 OTGFS_GRXFSIZ.RXFDEP，此寄存器值表示接收 FIFO 大小，注意单位为 word（4Byte）。
- Non-periodic TxFIFO
  非周期性的主机通道发送 FIFO，配置寄存器 OTGFS_GNPTXFSIZ，需要配置起始地址和 FIFO 大小。
  OTGFS_GNPTXFSIZ. NPTXFSTADDR=OTGFS_GRXFSIZ.RXFDEP
  OTGFS_GNPTXFSIZ. NPTXFDEP = 非周期性发送 FIFO 大小
- Periodic_TxFIFO
  周期性的主机通道发送 FIFO，配置寄存器 OTGFS_HPTXFSIZ，需要配置起始地址和 FIFO 大小。
  OTGFS_HPTXFSIZ. PTXFSTADDR=OTGFS_GRXFSIZ.RXFDEP+ OTGFS_GNPTXFSIZ. NPTXFDEP
  OTGFS_HPTXFSIZ. PTXFSIZE=周期性发送 FIFO 大小

注意：对应 FIFO 配置寄存器中 FIFO 大小值的单位都是 word（4Byte）。

1.6 OTGFS 中断结构

图 5 OTGFS 中断结构



全局常用中断 OTGFS_GINTSTS，此寄存器中包含了主机和设备的中断标志，部分中断标志只在设备模式或者主机模式下有效。

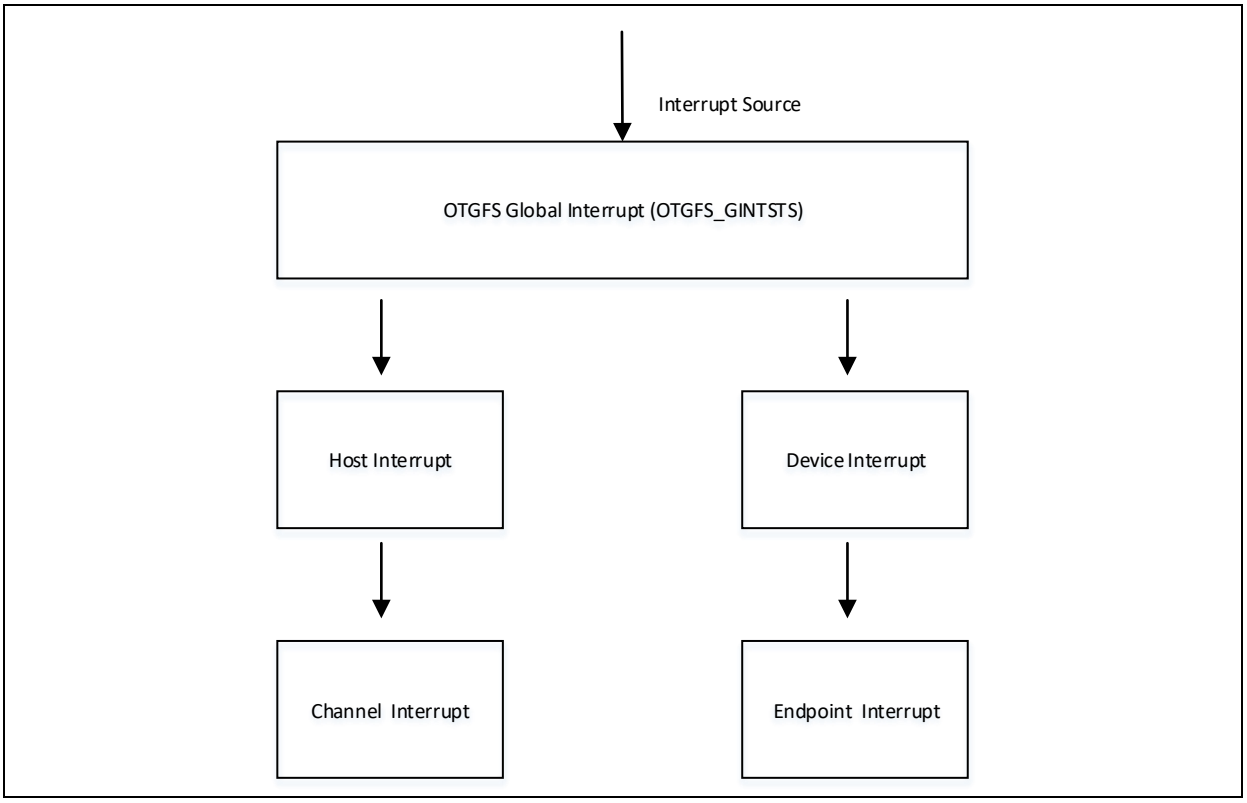
- 设备和主机模式都有效中断标志
  OTGFS_GINTSTS. MODEMIS： 模式不匹配（主机和设备都适用）
  OTGFS_GINTSTS. SOF：SOF 中断（主机和设备都适用）
  OTGFS_GINTSTS.RXFLVL： 接收 FIFO 非空（主机和设备都适用）
  OTGFS_GINTSTS. CONIDSCHG：ID 线状态变化（主机和设备都适用）
  OTGFS_GINTSTS.WKUPINT：唤醒信号中断（主机和设备都适用）

- 仅主机模式下有效中断标志
  OTGFS_GINTSTS. NPTXFEMP： 非周期发送 FIFO 为空（主机适用）
  OTGFS_GINTSTS. PRTINT：主机端口中断（主机适用）
  OTGFS_GINTSTS. HCHINT：主机通道中断（主机适用）

OTGFS_GINTSTS. PTXFEMP：周期性发送 FIFO 为空（主机适用）
OTGFS_GINTSTS. DISCONINT：设备断开（主机适用）

- 仅设备模式下有效中断标志
  OTGFS_GINTSTS. USBSUSP： 设备挂起（设备适用）
  OTGFS_GINTSTS. USBRST： USB 复位（设备适用）
  OTGFS_GINTSTS. ENUMDONE： 枚举速度完成（设备适用）
  OTGFS_GINTSTS. ISOOUTDROP： 同步 OUT 包丢失（设备适用）
  OTGFS_GINTSTS. IEPTINT： IN 端点中断（设备适用）
  OTGFS_GINTSTS. OEPTINT： OUT 端点中断（设备适用）
  OTGFS_GINTSTS. INCOMPISOIN：未完成的同步 IN 传输（设备适用）

图 6 中断处理流程



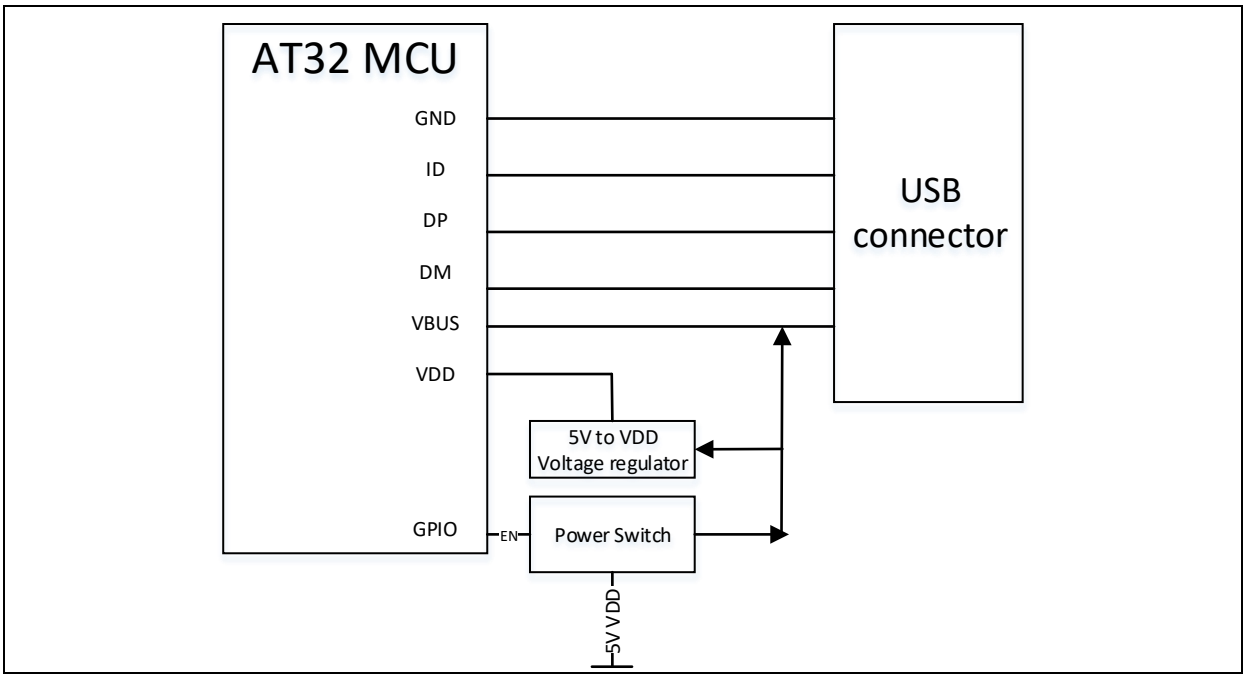
2 OTG 模式

通过配置如下寄存器让 OTGFS 处于 OTG 模式：

- OTGFS_GUSBCFG.FDEVMODE=0 （非强制设备模式）
- OTGFS_GUSBCFG.FHSTMODE=0 （非强制主机模式）

435/437 OTGFS 可以通过检测 ID 线上的状态来确定当前处于设备模式还是主机模式。当 ID 状态为高电平时为设备模式，当 ID 状态为低电平时为主机模式。
寄存器 GINTSTS.CURMOD=0，表示当前为设备模式
寄存器 GINTSTS.CURMOD=1，表示当前为主机模式
另外可以根据 GINTSTS. CONIDSCHG 中断来检测当前 ID 线的状态是否有变化，当检测到 ID 线有变化时，根据当前的模式位（GINTSTS.CURMOD），应用程序选择初始化主机程序还是设备程序。

图 7 OTG 模式连接示意图



3 设备模式

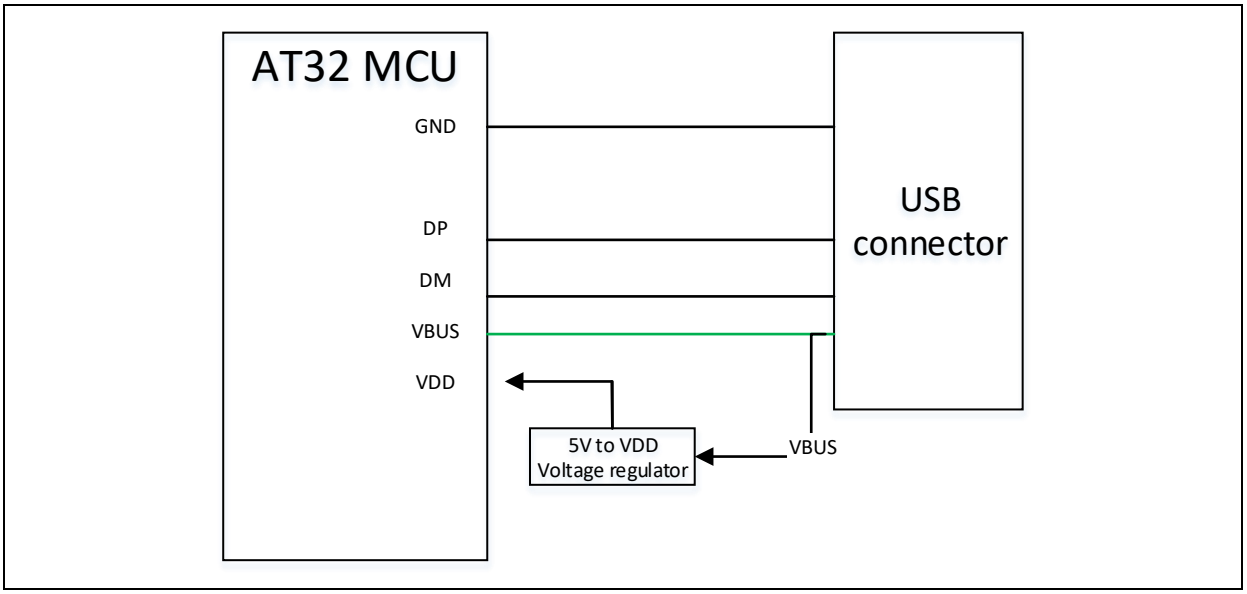
435/437 OTGFS 作为设备时仅支持全速设备,不支持低速和高速设备。支持 8 个 IN 端点（包括端点 0），8 个 OUT 端点（包括端点 0）。

3.1 OTGFS 强制作为设备

通过设定如下寄存器将 OTGFS 强制作为设备：

- OTGFS_GUSBCFG.FDEVMODE=1 （强制设备模式）
- OTGFS_GUSBCFG.FHSTMODE=0 （非强制主机模式）

图 8 设备模式连接示意图



注意：绿色线表示可选连接，当使能 VBUSIG 信号时，VBUS 引脚可作为普通 I/O。

3.2 OTGFS 设备常用功能

本节介绍 OTGFS 作为设备模式时的一些功能。

- **软件断开**
  可以通过配置设备模式下的寄存器，达到让设备断开与主机的连接。原理是通过控制 DP 的上拉使能来控制连接状态。
  配置 OTGFS_DCTL.SFTDISCON=1，DP 上拉不使能，断开连接。
  配置 OTGFS_DCTL.SFTDISCON=0，DP 上拉使能，开始连接。
- **Remote wakeup 唤醒**
  当设备进入挂起状态之后，可以通过 Remote wakeup 功能唤醒主机。
  唤醒流程：
  1. 设置 OTGFS_DCTL.RWKUPSIG=1；
  2. 延迟 1-15ms
  3. 设置 OTGFS_DCTL.RWKUPSIG=0；
- **忽略 VBUS 信号**
  在设备模式下，可以忽略 VBUS 信号，此模式可以释放 VBUS 引脚给其它外设使用。通过配置 OTGFS_GCCFG.VBUSIG=1 来忽略 VBUS 信号。

3.3 OTGFS 设备端点配置

本节简单介绍 OTGFS 端点寄存器的配置。

3.3.1 IN 端点配置

IN 端点寄存器 OTGFS_DIEPCTLx（x 为 0~7）,端点寄存器存放端点的基本信息。
如下是一个 IN 端点的基本配置选项：

- OTGFS_DIEPCTLx.MPS（最大包长度）
- OTGFS_DIEPCTLx.EPTYPE（端点类型：控制传输，同步传输，块传输，中断传输）
- OTGFS_DIEPCTLxTXFNUM（发送 FIFO 编号，正常跟端点号相同）
- OTGFS_DIEPCTLx.USBACEPT（激活端点）
- OTGFS_DIEPCTLx.SNAK（设置端点为 NAK 状态）
- OTGFS_DIEPCTLx.CNAK （清除端点 NAK 状态）
- OTGFS_DIEPCTLx.STALL（设置端点为 STALL 状态）
- OTGFS_DIEPCTLx.EPTENA（开始传输数据）

3.3.2 OUT 端点配置

OUT 端点寄存器 OTGFS_DOEPCTLx（x 为 0~7）,端点寄存器存放端点的基本信息。
如下是一个 OUT 端点的基本配置选项：

- OTGFS_DOEPCTLx.MPS（最大包长度）
- OTGFS_DOEPCTLx.EPTYPE（端点类型：控制传输，同步传输，块传输，中断传输）
- OTGFS_DOEPCTLx.USBACEPT（激活端点）
- OTGFS_DOEPCTLx.SNAK（设置端点为 NAK 状态）
- OTGFS_DOEPCTLx.CNAK （清除端点 NAK 状态）
- OTGFS_DOEPCTLx.STALL（设置端点为 STALL 状态）
- OTGFS_DOEPCTLx.EPTENA（开始传输数据）

4 主机模式

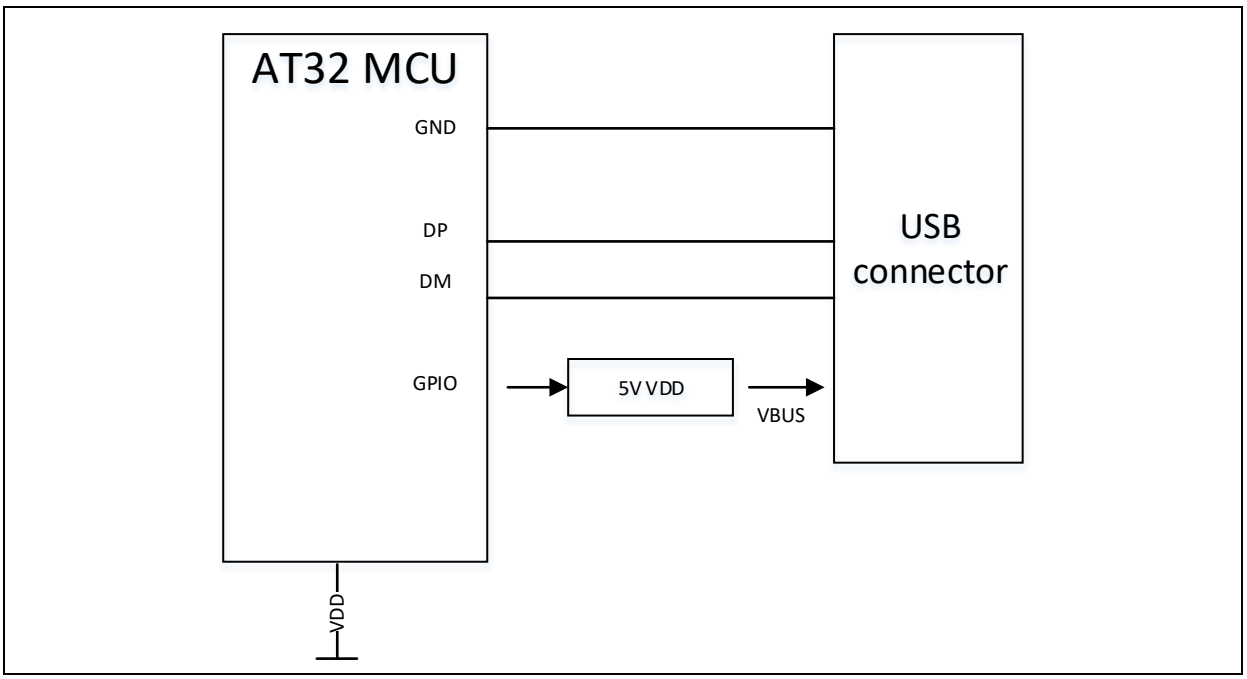
435/437 OTGFS 作为主机模式时支持全速/低速设备，同时支持 16 个主机通道。

4.1 OTGFS 强制作为主机

通过设定如下寄存器将 OTGFS 强制作为主机，此时 DP/DM 下拉自动使能：

- OTGFS_GUSBCFG.FDEVMODE=0 （非强制设备模式）
- OTGFS_GUSBCFG.FHSTMODE=1 （强制主机模式）

图 9 主机模式连接示意图



4.2 OTGFS 主机常用功能

- 支持全速和低速设备
  通过 OTGFS_HPRT.PRTSDP 判断当前连接的设备是全速设备还是低速设备；
  OTGFS_HPRT.PRTSDP=1 表示全速
  OTGFS_HPRT.PRTSDP=2 表示低速
- 复位
  通过设置 OTGFS_HPRT.PRTRST 来设置端口复位；
  OTGFS_HPRT.PRTRST=1；
  延时 10ms
  OTGFS_HPRT.PRTRST=0；
- 挂起
  通过设置 OTGFS_HPRT.PRTSUP=1 来设置端口挂起，此时主机停止发送 SOF；

4.3 OTGFS 主机通道配置

主机通道配置寄存器 OTGFS_HCCHARx（x 为 0~15）,通道寄存器存放通道的基本信息。

如下是一个通道的基本配置选项：

- OTGFS_HCCHARx.MPS（最大包长度）
- OTGFS_HCCHARx.EPTNUM（指示设备端点号）
- OTGFS_HCCHARx.EPTDIR（指示设备端点方向 OUT/IN）
- OTGFS_HCCHARx.LSPDDEV（低速设备）
- OTGFS_HCCHARx.EPTYPE （端点类型：控制传输，同步传输，块传输，中断传输）
- OTGFS_HCCHARx.MC（周期性传输在每帧内传输的事务个数）
- OTGFS_HCCHARx.DEVADDR（设备地址）
- OTGFS_HCCHARx.ODDFRM（周期性传输奇数帧/偶数帧）
- OTGFS_HCCHARx.CHDIS（通道禁止）
- OTGFS_HCCHARx.CHENA（通道使能）

5 版本历史

表 3. 文档版本历史

日期	版本	变更
2021.10.29	2.0.0	最初版本

重要通知 - 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用，雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有过任何形式的表示，本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何第三方产品或服务，不应被视为雅特力授权使用此类第三方产品或服务，或许可其中的任何知识产权，或者被视为涉及以任何方式使用任何此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明，否则，雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证，包括但不限于有关适销性、适合特定用途（及其依据任何司法管辖区的法律的对应情况），或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品：（A）对安全性有特别要求的应用，例如：生命支持、主动植入设备或对产品功能安全有要求的系统；（B）航空应用；（C）航天应用或航天环境；（D）武器，且/或（E）其他可能导致人身伤害、死亡及财产损害的应用。如果采购商擅自将其用于前述应用，即使采购商向雅特力发出了书面通知，风险及法律责任仍将由采购商单独承担，且采购商应独力负责在前述应用中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定，将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证失效，并且不应以任何形式造成或扩大雅特力的任何责任。