

AN0037

应用笔记

How to use FPU

前言

这篇应用笔记描述了如何在AT32 MCU上使用FPU功能。

支持型号列表:

支持型号	具备 FPU 的型号
------	------------



1	必要	的代码准备	5
	1.1	程序中开启 FPU	5
2	Keil	中配置 FPU	6
	2.1	开启 FPU	6
	2.2	关闭 FPU	7
3	IAR	中配置 FPU	8
	3.1	开启 FPU	8
	3.2	关闭 FPU	9
4	版本	历史1	0



表目录

表 1. 文档版本历史......10



图目录

图 1. 程序中开启 FPU	5
图 2. Keil 开启 FPU	6
图 3. Keil 关闭 FPU	7
图 4. IAR 开启 FPU	8
图 5. IAR 关闭 FPU	9

-

1 必要的代码准备

1.1 程序中开启 FPU

打开system_at32f4xx.c文件,找到函数void SystemInit (void),确保内核有开启FPU功能,如图1黑斜体字部分。

注意:程序中开启 FPU 是必要条件。若仅开启 Keil 或 IAR 上的 FPU,程序中未开启,则程序运行时会进入 hardfault.

图 1. 程序中开启 FPU

void SystemInit (void)
{
#if defined (FPU_USED) && (FPU_USED == 1U)
SCB->CPACR = ((3U << 10U * 2U) /* set cp10 full access */
(3U << 11U * 2U));
#endif
/* reset the crm clock configuration to the default reset state(for debug purpose) */
/* set hicken bit */
CRM->ctrl_bit.hicken = TRUE;
/* wait hick stable */
while(CRM->ctrl_bit.hickstbl != SET);
/* hick used as system clock */
CRM->cfg_bit.sclksel = CRM_SCLK_HICK;
/* wait sclk switch status */
while(CRM->cfg_bit.sclksts != CRM_SCLK_HICK);
3

2 Keil 中配置 FPU

2.1 开启 FPU

Options for Target->Floating Point Hardware, 选择Use Single Precision

ArteryTek AT32F4032	ZC						
	Xtal (MHz)	: 12.0	Code C	Generation Compiler:	Use defau	t compiler versio	on 👻
Operating system:	None	-			,		
System Viewer File:			ΠU	se Cross-M	lodule Optimiz	ation	
AT32F403Zx.svd			V 🔍	se MicroLl	В	🗖 Big Endian	
Use Custom File			Floati	ng Point Ha	ardware:	Use Single Pre	cision 💌
Read/Only Memory	y Areas		-Read/	Write Mem	ory Areas		
default off-chip	Start Size	Startup	default	off-chip	Start	Size	Nolnit
□ ROM1:		0		RAM1:			
ROM2:		0		RAM2:			
□ ROM3:		- c		RAM3:			
on-chip				on-chip	,		
IROM1:	0x8000000 0x40000	œ		IRAM1:	0x20000000	0x38000	
IROM2:		0		IRAM2:			

图 2. Keil 开启 FPU



2.2 关闭 FPU

Options for Target->Target->Floating Point Hardware,选择Not Used

Device Target Output Listi	ng User C/C++ Asm	Linker Debug Util	ities	
ArteryTek AT32F403ZC	- C-d	Concertion		
,	Xtal (MHz): 12.0 AR	M Compiler: Use default	compiler version	•
Operating system: None	•	,	-	
System Viewer File:		Use Cross-Module Optimiza	ation	
AT32F403Zx.svd		Use MicroLIB	Big Endian	
Use Custom File	Floa	ating Point Hardware:	Not Used	•
Read/Only Memory Areas	Rea	/Write Memory Areas		_
default off-chip Start	Size Startup defau	It off-chip Start	Size Nolr	nit
ROM1:	○ ○ □	RAM1:		
ROM2:	o 🗆	RAM2:		
ROM3:	c □	RAM3:		
on-chip		on-chip		
IROM1: 0x8000000	0x40000 📀 🔽	IRAM1: 0x20000000	0x38000	
IROM2:	O □	IRAM2:		

图 3. Keil 关闭 FPU



3 IAR 中配置 FPU

3.1 开启 FPU

Options ->General Options->FPU,选择VFPv4 single precision

Category:	1					
Static Analysis						
C/C++ Compiler	Librar	y Options	2	MISRA-C:2004	MISRA-C:1998	1
Assembler	Target	Output	Libr	ary Configuration	Library Options 1	
Custom Build Build Actions Linker Debugger Simulator CADI CMSIS DAP GDB Server I-jet/JTAGjet J-Link/J-Trace TI Stellaris Nu-Link PE micro ST-LINK Third-Party Driver TI MSP-FET TI XDS	Proces Cor Dev CMS Endiar Big I F Big F F	ssor varia e ice IS-Pack a mode tle 3E32 3E8	nt Corter Artery None Flo FPU D A V D	M4 - Tek AT32F403AVGT7 ating point setting VFPv4 siz 16 - dvanced SIMD (NEON) SF Extension Tr	ss ngle precisi v ustZone	

图 4. IAR 开启 FPU



3.2 关闭 FPU

Options ->General Options->FPU,选择None

Category: General Options Static Analysis Runtime Checking C/C++ Compiler Assembler Output Converter Custom Build Build Actions Linker Debugger Simulator CADI CMSIS DAP GDB Server I-jet/JTAGjet J-Link/J-Trace TI Stellaris Nu-Link PE micro ST-LINK Third-Party Driver TI MSP-FET TI XDS	Library Options 2 MISRA-C: 2004 MISRA-C: 1998 Target Output Library Configuration Library Options 1 Processor variant Ore Cortex-M4 Image: Cortex-M4 Device ArteryTek AT32F403AVGT7 Image: Cortex-M4 Image: Cortex-M4 Device From Image: Cortex-M4 Image: Cortex-M4 Device ArteryTek AT32F403AVGT7 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4 Image: Cortex-M4

图 5. IAR 关闭 FPU



4 版本历史

表 1. 文档版本历史

日期	版本	变更
2021.09.18	2.0.0	最初版本



重要通知 - 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用,雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有过任何形式的表示,本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何 第三方产品或服务,不应被视为雅特力授权使用此类第三方产品或服务,或许可其中的任何知识产权,或者被视为涉及以任何方式使用任何 此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明,否则,雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证,包括但不限于有关适销性、适合特定用途(及其依据任何司法管辖区的法律的对应情况),或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品:(A)对安全性有特别要求的应用,例如:生命支持、主动植入设备或对产品功能安全有要 求的系统;(B)航空应用;(C)航天应用或航天环境;(D)武器,且/或(E)其他可能导致人身伤害、死亡及财产损害的应用。如果采购商 擅自将其用于前述应用,即使采购商向雅特力发出了书面通知,风险及法律责任仍将由采购商单独承担,且采购商应独力负责在前述应用中 满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定,将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证 失效,并且不应以任何形式造成或扩大雅特力的任何责任。

©2021 雅特力科技 保留所有权利