

Migrating from AT32F421 to AT32L021

前言

这篇迁移指南旨在帮助您分析从现有的AT32F421器件迁移到AT32L021器件所需的步骤。本文档收集了最重要的信息，并列出了需要注意的重要事项。

要将应用程序从AT32F421系列迁移到AT32L021系列，用户需要分析硬件迁移和软件迁移。

支持型号列表：

支持型号	AT32L021 系列
------	-------------

目录

1	AT32L021 与 AT32F421 异同	4
1.1	相同点概述	4
1.2	差异点概述	4
2	硬件迁移	5
3	软件迁移	6
3.1	外设对比	6
3.2	存储器映射	6
3.3	功能区别	7
3.3.1	CRM	7
3.3.2	DMA	7
3.3.3	GPIO	7
3.3.4	ADC	8
3.3.5	USART	8
3.3.6	I ² C	8
3.3.7	WDT	8
3.3.8	SPI	8
3.3.9	PWC	9
3.3.10	TMR	9
3.3.11	SCFG	9
3.4	外设增强	9
3.4.1	CAN	9
3.4.2	USART	9
4	版本历史	10

表目录

表 1. 差异点概述.....	4
表 2. 外设相容性.....	6
表 3. 存储器映射关系差异.....	6
表 4. GPIO 上下拉差异.....	7
表 5. ADC 差异.....	8
表 6. 文档版本历史.....	10

1 AT32L021 与 AT32F421 异同

AT32L021系列微控制器大部分兼容AT32F421系列，同时优化了在功耗方面的表现，有些许地方与AT32F421不同，详述于本文档。

1.1 相同点概述

- 管脚定义：相同封装管脚定义相同。为扩增的外设作管脚复用定义延伸
- 编译工具：完全相同，例如Keil、IAR

1.2 差异点概述

表 1. 差异点概述

	AT32L021	AT32F421
内核	Cortex-M0+	Cortex-M4（不支持 FPU）
硬件除法	由专用硬件除法器支持	M4 内核本身支持
电压范围	1.71 V~3.6 V	2.4 V~3.6 V
系统时钟	主频 80 MHz, APB1 80 MHz, APB2 80 MHz	主频 120 MHz, APB1 120 MHz, APB2 120 MHz
SRAM 容量	全系列 8 KB, 可扩展到 9 KB	依型号分 8/16 KB
SRAM 奇偶校验	支持	无
GPIO 所在总线	专用 GPIO 总线	AHB
CAN	1 组	无
USART	4 组	2 组
比较器(CMP)	无	1 组
温度传感器	无	支持
I ² C 唤醒深睡眠模式	支持 I ² C1 唤醒	不支持
USART 唤醒深睡眠模式	支持 USART1 和 USART2 唤醒	不支持
深睡眠模式唤醒时间	17us	450 us
待机模式唤醒时间	72us	1250 us
运行模式	12.7 mA@80 MHz	10.5 mA@72 MHz
睡眠功耗	10.2 mA@80 MHz	7.76 mA@72 MHz
深度睡眠功耗	9.24 uA	210 uA
待机功耗	1.24 uA	3.6 uA
WDT 在低功耗模式停止计数	支持	不支持
封装	支持 QFN20	不支持 QFN20

2 硬件迁移

AT32L021与AT32F421的各对应封装下引脚相兼容，转化起来极其方便。

3 软件迁移

3.1 外设对比

AT32L021在外设部分和AT32F421相对比有些外设还是存在有一定的区别，且有些相对来说算是一个全新的设计。故针对这些外设需在应用层级的程序开发中进行修改或参考新外设驱动进行全新开发。

表 2. 外设相容性

外设	AT32L021	AT32F421	兼容性	
			引脚排列	固件驱动
SPI	Y	Y	相同	部分兼容
WWDT	Y	Y	NA	完全兼容
WDT	Y	Y	NA	部分兼容
DEBUG	Y	Y	NA	部分兼容
CRC	Y	Y	NA	完全兼容
EXINT	Y	Y	相同	完全兼容
DMA	Y	Y	NA	部分兼容
TMR	Y	Y	相同	部分兼容
PWC	Y	Y	NA	部分兼容
USART	Y	Y	相同	部分兼容
I ² C	Y	Y	相同	不兼容
ADC	Y	Y	相同	部分兼容
RTC	Y	Y	相同	完全兼容
FLASH	Y	Y	NA	完全兼容
GPIO	Y	Y	相同	部分兼容
CMP	NA	Y	NA	不兼容
CAN	Y	NA	NA	不兼容
HWDIV	Y	NA	NA	不兼容
SCFG	Y	Y	相同	部分兼容
IRTMR	Y	Y	相同	完全兼容

3.2 存储器映射

AT32L021在架构上基本上与AT32F421相兼容，外设地址和总线的排列仅以下项目不同。

表 3. 存储器映射关系差异

外设	AT32L021		AT32F421	
	总线	基址	总线	基址
HWDIV	AHB	0x40030000	NA	NA
DEBUG	APB2	0x40015800	CPU core	0xE0042000
CMP	NA	NA	APB2	0x40010000
CAN	APB1	0x40006400	NA	NA
USART4		0x40004C00		
USART3		0x40004800		

3.3 功能区别

本章节描述AT32L021系列与AT32F421系列在各外设功能上的差异。

3.3.1 CRM

- HICK校准相关的HICKCAL在AT32L021上有效位为CRM_CTRL[13:8]，在AT32F421上有效位为CRM_CTRL[15:8]。
- HICK校准相关的HICKTRIM在AT32L021上有效位为CRM_CTRL[4:2]，在AT32F421上有效位为CRM_CTRL[7:2]。
- I²C1/USART1/USART2等外设AT32L021上支持时钟源选择，在AT32F421外设时钟固定为APB总线时钟。

3.3.2 DMA

- AT32L021与AT32F421对比在DMA部分的区别在于DMA通道与外设的对应关系上，AT32F421采用的是固定映射方式，即某个外设有固定的通道与之对应。AT32L021采用的是弹性映射方式，即外设的DMA通道可以灵活的配置。

3.3.3 GPIO

- GPIO位于专用GPIO总线上，不与AHB共用，可加增效能。
- GPIO 5 V容忍管脚兼容

AT32L021芯片提供更多5 V电压输入容忍引脚，仅有引脚PC14和PC15不具5 V电压输入容忍特性，这些引脚输入电平不可超过 $V_{DD} + 0.3 V$ 。

另外为增加AT32L021的应用弹性，FTa引脚除非在ADC使能且启动其引脚上转换时，其采样周期内才暂时失去5 V容忍特性，其它时间都保有5 V容忍特性特性。

- AT32L021相较于AT32F421，AT32L021在输出配置下支持内部上下拉，并且AT32L021新增了TOGR寄存器，方便快速对I/O进行翻转。

表 4. GPIO 上下拉差异

GPIO 模式	AT32L021	AT32F421
输出模式	PP PP + PU PP + PD OD OD + PU OD + PD	PP 不支持 不支持 OD 不支持 不支持
功能复用	PP PP + PU PP + PD OD OD + PU OD + PD	PP 不支持 不支持 OD 不支持 不支持

- AT32L021额外提供2支具20 mA吸入电流能力引脚(FTf)，支持I²C增强快速模式(Fast mode plus)。

3.3.4 ADC

- AT32L021与AT32F421对比在ADC部分有以下区别

表 5. ADC 差异

ADC 项目	AT32L021	AT32F421
分辨率	6/8/10/12 位可配	固定 12 位
过采样	硬件过采样	可实现软件过采样
预先充电	支持预先充电功能	不支持
温度传感器	无内部温度传感器	有内部温度传感器

3.3.5 USART

- AT32L021内置的USART外设相比于AT32F421的USART有较大的升级。对于AT32F421原有的功能AT32L021进行了继承，并在此基础上进行了功能扩展。扩展的内容如下：
 1. USART1和USART2支持多时钟域选择（PCLK、SYSCLK、HICK、LEXT），并且当选择HICK或LEXT作为时钟来源时，支持在深睡眠模式下通过串口唤醒的功能。
 2. 硬件RS485模式。
 3. AT32L021可编程数据位支持7/8/9位，AT32F421仅支持8/9位。
 4. 数据发送顺序（MSB/LSB）可编程。
 5. TX/RX引脚极性可编程。
 6. DT数据极性可编程。
 7. Modbus应用相关功能（receiver time out & character match）

3.3.6 I²C

- AT32L021内置的I²C外设相比于AT32F421的I²C有较大的区别。二者在结构、特性和编程上都不同，因此I²C部分的代码需要重新编写后才可以在AT32L021上运行。
- I²C1支持多时钟域选择（PCLK、SYSCLK、HICK），并且当选择HICK作为时钟来源时，支持在深睡眠模式下通过I²C1唤醒的功能。

3.3.7 WDT

- AT32L021的WDT外设可以在待机模式和深睡眠模式下停止计数。

3.3.8 SPI

- AT32L021的SPI外设相比于AT32F421的SPI增加了如下特性：
 1. SPI时钟3分频。
 2. 支持TI协议。
 3. 增加用于TI从模式的CS脉冲异常标志侦测。

3.3.9 PWC

- AT32L021的PWC外设相比于AT32F421的PWC增加了如下特性：
 1. 支持LDO电压调节。
 2. 增加WKUP4引脚。
 3. 不支持深度睡眠模式下内部电压调节器的额外低功耗模式。
 4. 电压监测临界值区间做了调整（具体参见数据手册）。

3.3.10 TMR

- AT32L021的定时器外设相比于AT32F421增加了刹车滤波功能。
- AT32L021的定时器外设相比于AT32F421增加了通道5和TRGO2输出功能。

3.3.11 SCFG

- 新增管理稳健性功能，可将多个信号连接到TMR的刹车输入。具体内容如下：
 - 1、PVM中断信号锁定并连接到TMR1/15/16/17的刹车输入。
 - 2、SRAM奇偶校验错误连接到TMR1/15/16/17刹车输入。
 - 3、Cortex®-M0+ LOCKUP输出连接到TMR1/15/16/17刹车输入。

3.4 外设增强

本章节描述AT32L021系列相比于AT32F421系列在各外设功能上增强的部分，描述主要列举AT32F421系列的行为特征。

3.4.1 CAN

- 添加1组CAN接口(2.0B主动)，内置256字节的专用SRAM。

3.4.2 USART

- 添加USART3和USART4。

4 版本历史

表 6. 文档版本历史

日期	版本	变更
2024.01.25	2.0.0	最初版本

重要通知 - 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用，雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有任何形式的表示，本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何第三方产品或服务，不应被视为雅特力授权使用此类第三方产品或服务，或许可其中的任何知识产权，或者被视为涉及以任何方式使用任何此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明，否则，雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证，包括但不限于有关适用性、适合特定用途(及其依据任何司法管辖区的法律的对应情况)，或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品：**(A)** 对安全性有特别要求的应用，例如：生命支持、主动植入设备或对产品功能安全有要求的系统；**(B)** 航空应用；**(C)** 航天应用或航天环境；**(D)** 武器，且/或**(E)**其他可能导致人身伤害、死亡及财产损害的应用。如果采购商擅自将其用于前述应用，即使采购商向雅特力发出了书面通知，风险及法律责任仍将由采购商单独承担，且采购商应独力负责在前述应用中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定，将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证失效，并且不应以任何形式造成或扩大雅特力的任何责任。

© 2024 雅特力科技 保留所有权利