

简介

AT-START-A403A帮助你体验带有FPU内核ARM Cortex®-M4 32位处理器AT32A403A的高性能特性，并帮助你快速开发应用原型以导入产品量产。

AT-START-A403A以AT32A403AVGT7为中心，外设配置LED灯，按钮，一个USB的micro-B连接器，一个以太网RJ45连接器，Arduino™ Uno R3扩展接口，和扩充的16 M字节SPI闪存存储器。此开发板自带嵌入式调试/烧录工具AT-Link-EZ，不需接入额外开发工具即可对芯片调试使用。

目录

1	概述.....	5
1.1	特性.....	5
1.2	名词简介.....	5
2	开始.....	6
2.1	启用.....	6
2.2	支持 AT-START-A403A 的开发工具链.....	6
3	硬件和布局.....	7
3.1	电源和电源选择.....	9
3.2	IDD.....	9
3.3	编程和调试.....	9
3.3.1	嵌入的 AT-Link-EZ.....	9
3.3.2	20 脚 ARM®标准 JTAG 接口.....	10
3.4	启动模式选择.....	10
3.5	外部时钟源.....	10
3.5.1	HEXT 时钟源.....	10
3.5.2	LEXT 时钟源.....	10
3.6	LED 灯.....	11
3.7	按键.....	11
3.8	USB 装置.....	11
3.9	SPIM 接口连接闪存存储器区块 3.....	11
3.10	以太网.....	12
3.11	0 Ω 电阻.....	12
3.12	扩展接口.....	13
3.12.1	Arduino™ Uno R3 扩展接口.....	13
3.12.2	LQFP100 I/O 口扩展接口.....	14
4	版本历史.....	15

表目录

表 1. 启动模式选择跳线设置	10
表 2. GPIO 和 SPIM 跳线设置	11
表 3. 0 Ω 电阻设置	12
表 4. Arduino™ Uno R3 扩展接口引脚定义	13
表 5. 文档版本历史	15

图目录

图 1. 硬件框图	7
图 2. 顶层布局	8
图 3. 底层布局	8

1 概述

1.1 特性

AT-START-A403A提供如下特点：

- 板载AT32A403AVGT7微控制器通过AEC Q-100 Grade 2认证，是一个带有FPU内核的ARM Cortex®-M4，32位处理器，内建1024 K字节的闪存存储器，96+128 K字节的SRAM，LQFP100封装
- 板载AT-Link接口：
 - 可用板载AT-Link-EZ来编程和调试。（AT-Link-EZ为AT-Link简易版，不支持离线模式）
 - AT-Link-EZ若折下，可与一个独立的AT-Link连接来编程和调试
- 板载20脚ARM标准JTAG接口（可连接JTAG或SWD连接器来编程和调试）
- 16 M字节SPI闪存EN25QH128A作为扩充的闪存存储器区块3（Bank 3）使用
- 供电方式：
 - AT-Link-EZ的USB总线
 - AT-START-A403A的USB总线（V_{BUS}）
 - 外部7~12 V电源（VIN）
 - 外部5 V电源（E5V）
 - 外部3.3 V电源
- 4个LED指示灯：
 - LED1（红）用于3.3 V上电指示
 - 3个用户LED灯，LED2（红），LED3（黄），和LED4（绿），用于应用指示
- 用户键和复位键按钮
- 8 MHz HEXT晶振
- 32.768 kHz LEXT晶振
- USB micro-B连接器
- 为展示以太网功能，板载以太网PHY带RJ45连接器
- 丰富的扩展接口，可以快速连接成原型板，并易于功能体验：
 - Arduino™ Uno R3扩展接口
 - LQFP100 I/O口扩展接口

1.2 名词简介

- **跳线JPx ON**
跳线安装
- **跳线JPx OFF**
跳线不安装
- **电阻Rx ON**
以焊锡或0 Ω电阻连接短路
- **电阻Rx OFF**
连接开路

2 开始

2.1 启用

按照下面的顺序配置AT-START-A403A板，开始启动应用：

1. 检查板上跳线位置：

JP1选择GND或OFF（BOOT0为0，BOOT0在AT32A403AVGT7内自带下拉电阻）；

JP4选择GND（BOOT1为0）；

JP8连体跳线选择右侧IO端。

2. 用一根USB线（Type A转micro-B）连接AT-Link-EZ到PC，通过USB连接器CN6给板子供电。
LED1（红）恒亮，3个LED灯（LED2到LED4）开始轮流闪烁。
3. 按用户键（B2）后，3个LED灯闪烁频率改变。

2.2 支持 AT-START-A403A 的开发工具链

- ARM® Keil®: MDK-ARM™
- IAR™: EWARM
- AT32 IDE

3 硬件和布局

AT-START-A403A是以LQFP100的AT32A403AVGT7微控制器为中心来设计的。

图1展示了AT-Link-EZ和AT-START-A403A板上AT32A403AVGT7与其外设之间的连接（按钮、LED灯、USB、以太网RJ45、SPI闪存、以及扩展接口）。

图2和图3展示了这些功能特点在AT-Link-EZ和AT-START-A403A上的位置。

图 1. 硬件框图

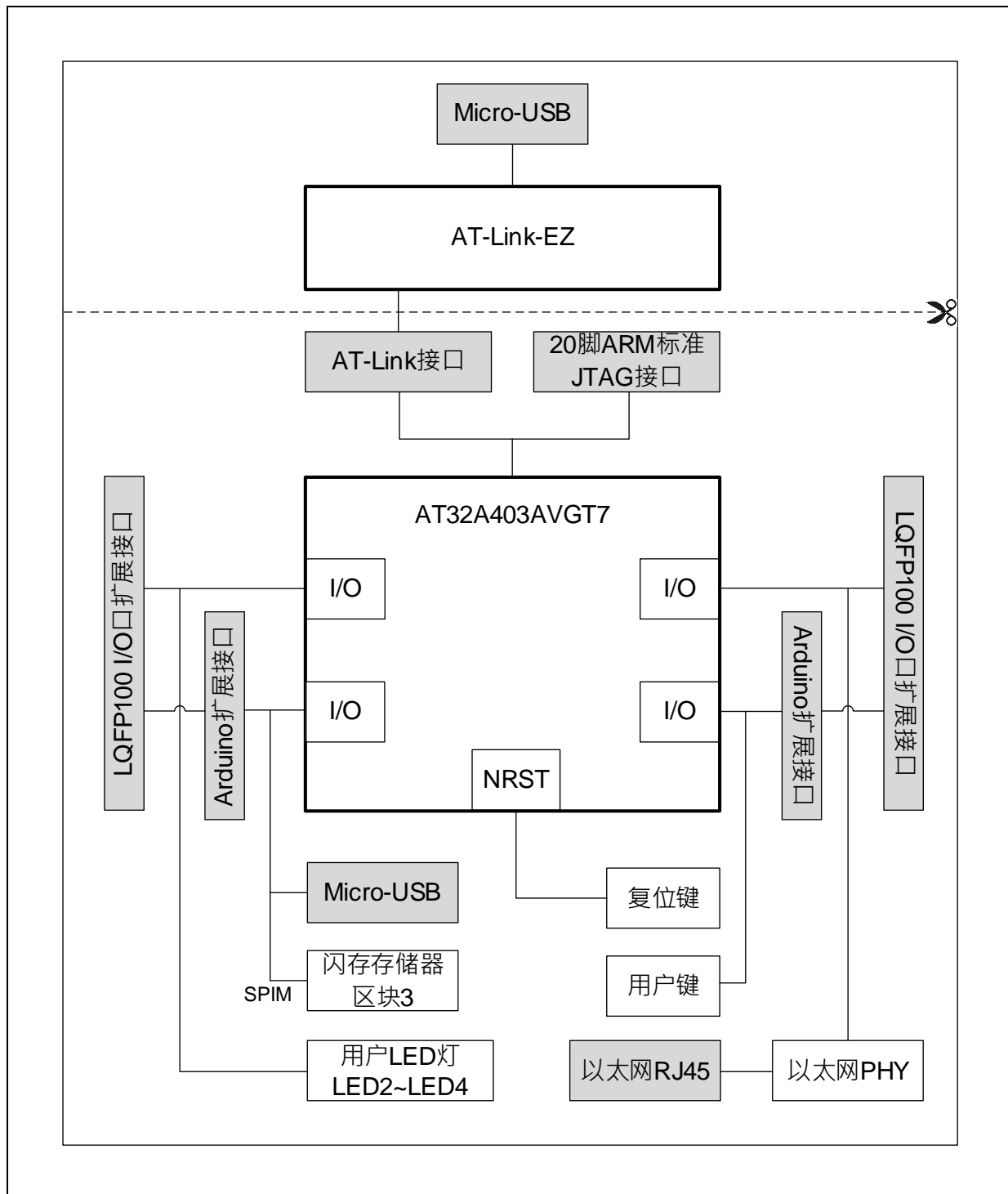


图 2. 顶层布局

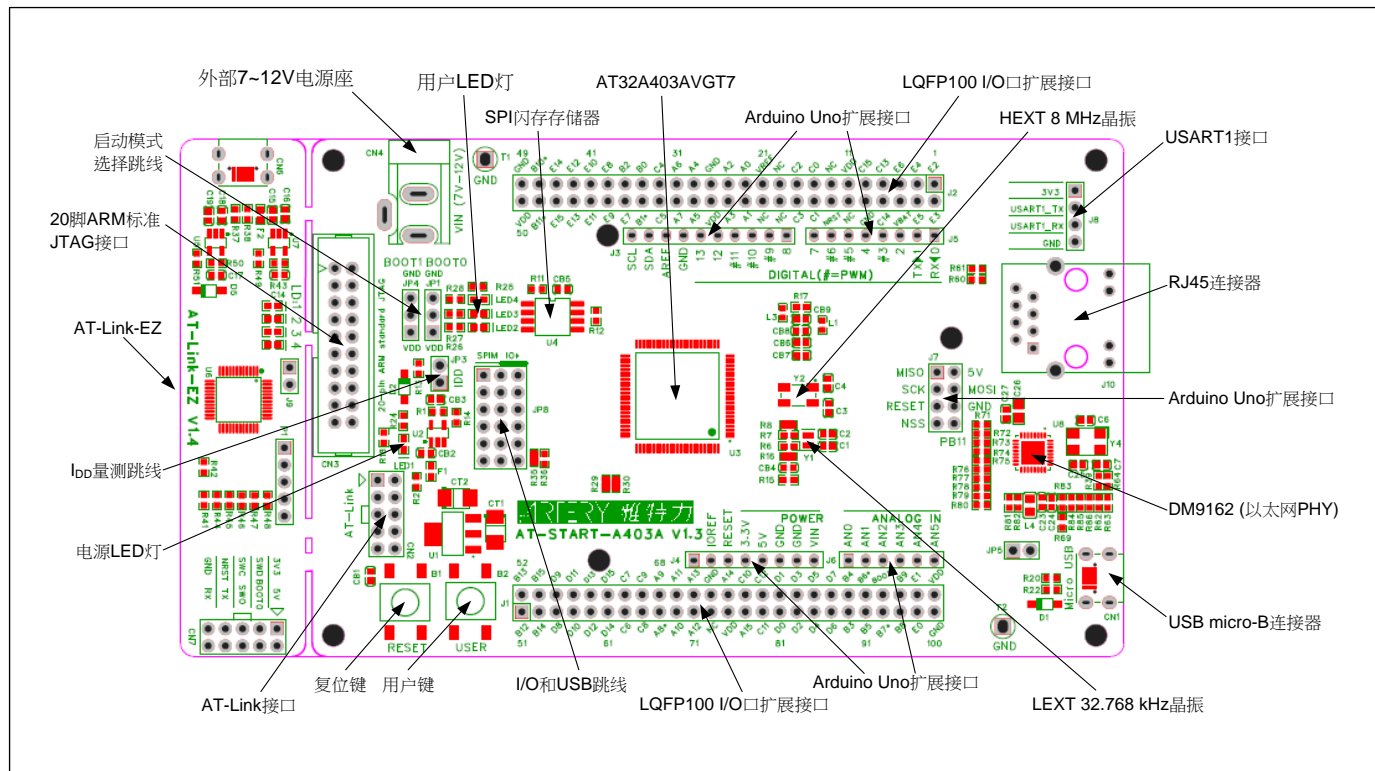
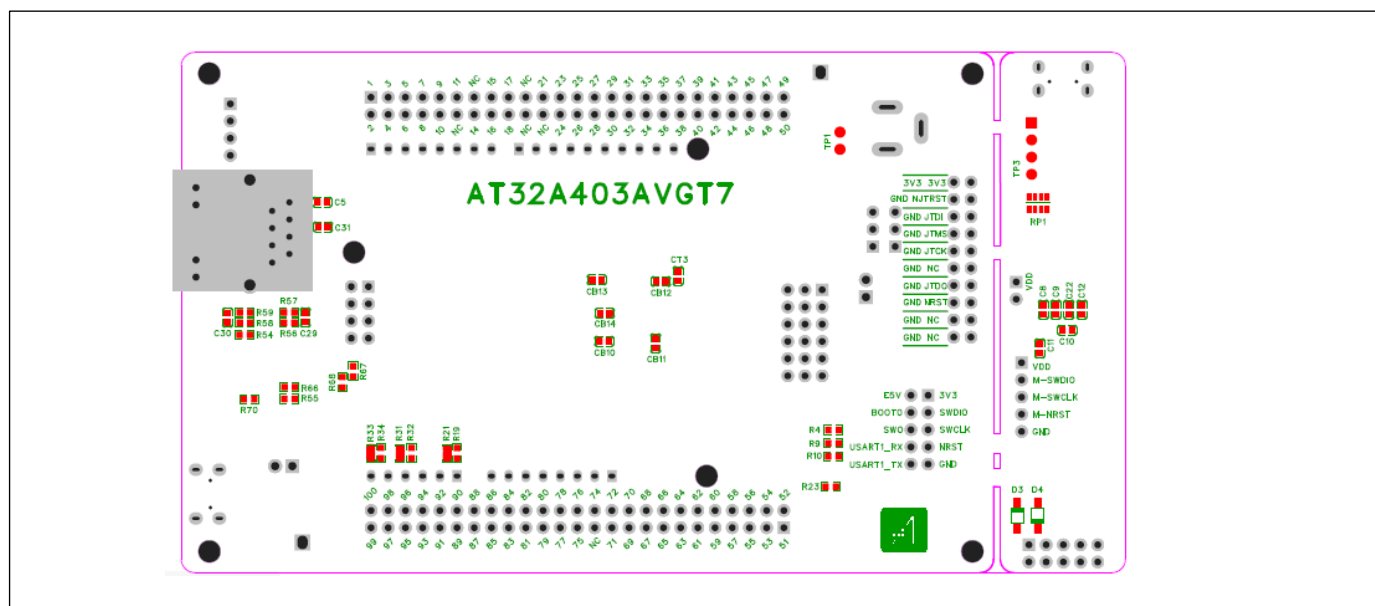


图 3. 底层布局



3.1 电源和电源选择

AT-START-A403A的5 V电源可通过USB线来提供，（通过AT-Link-EZ上的USB连接器（CN6）或AT-START-A403A上的USB连接器（CN1）皆可），或者通过一个外部的5 V电源（E5V），或者以一个外部7~12 V电源（VIN）通过板上5 V电压调节器（U1）提供所需的5 V电源。这时5 V电源通过板上3.3 V电压调节器（U2）提供微控制器及外设所需的3.3 V电源。

J4或J7的引脚5V也可用作输入电源，AT-START-A403A板子必须由一个5 V供电单元供电。

J4的引脚3.3V或J1和J2引脚VDD也可直接用作3.3 V输入电源，AT-START-A403A板子必须由一个3.3 V供电单元供电。

注意： 除非5 V通过AT-Link-EZ上的USB接口（CN6）提供，否则通过其他供电方式AT-Link-EZ并不会被供电而无法使用。

当另一个应用板连接到J4，引脚VIN，5V，和3.3V可用作输出电源；J7引脚5V可用作5 V输出电源；J1和J2引脚VDD可用作3.3 V输出电源。

3.2 IDD

当跳线JP3 OFF（符号为IDD）配合R13 OFF，允许连接一个电流表来测量AT32A403AVGT7的功耗。

- **JP3 OFF, R13 ON**

AT32A403AVGT7上电。（出厂默认设置，JP3插头未上件。）

- **JP3 ON, R13 OFF**

AT32A403AVGT7上电。

- **JP3 OFF, R13 OFF**

必须连接一个电流表来测量AT32A403AVGT7的功耗。（如果没有电流表，那么AT32A403AVGT7不能被供电。）

3.3 编程和调试

3.3.1 嵌入的 AT-Link-EZ

开发板上已集合雅特力AT-Link-EZ编程和调试工具，使用者即可对AT-START-A403A板上的AT32A403AVGT7进行编程和调试。AT-Link-EZ支持SWD接口模式，SWO调试，并支持一组虚拟串口（VCP）与AT32A403AVGT7的USART1_TX/USART1_RX（PA9/PA10）对接。

关于AT-Link-EZ的操作、固件升级、和注意事项等详细信息，请参考[AT-Link用户手册](#)。

开发板上的AT-Link-EZ这部分的PCB可以折下，与AT-START-A403A分离。此时AT-START-A403A仍可通过CN2接口（出厂未上件）与AT-Link-EZ的CN7接口（出厂未上件）对接，或与另一支AT-Link对接，而实现继续对AT32A403AVGT7的编程和调试。

3.3.2 20 脚 ARM®标准 JTAG 接口

AT-START-A403A也预留以JTAG或SWD的通用连接器作为编程和调试的工具的接口。如果要用此接口对板上的AT32A403AVGT7编程和调试，请将AT-Link-EZ折下或将R41，R44和R46 OFF，并将CN3接口（出厂未上件）连接编程和调试工具即可使用。

虽然雅特力芯片可高度兼容于市面大多数第三方开发工具，但仍推荐使用AT-Link系列相关开发工具，以体现最佳调试环境。

3.4 启动模式选择

在启动时，通过对启动引脚配置可以选择三种启动模式中的一种。

表 1. 启动模式选择跳线设置

跳线	引脚配置		设置
	BOOT1	BOOT0	
JP1 接 GND 端或 OFF JP4 任意选择或 OFF	X ⁽¹⁾	0	从程序内部闪存存储器启动（出厂默认设置）
JP1 接 VDD 端 JP4 接 GND 端	0	1	从系统存储器启动
JP1 接 VDD 端 JP4 接 VDD 端	1	1	从内部 SRAM 启动

(1) PB2功能未使用时建议JP4选择GND端下拉接地。

3.5 外部时钟源

3.5.1 HEXT 时钟源

板上提供一8 MHz晶振作为HEXT时钟源使用。

3.5.2 LEXT 时钟源

有三种硬件方式设置外部低速时钟来源：

- 板上晶振（出厂默认设置）

板上提供一32.768 kHz晶振作为LEXT时钟源使用。硬件设置必须为：R6和R7 ON，R5和R8 OFF。

- 来自PC14外灌

外部振荡从J2第3脚灌入。硬件设置必须为：R5和R8 ON，R6和R7 OFF。

- LEXT不使用

PC14和PC15作为GPIO使用。硬件设置必须为：R5和R8 ON，R6和R7 OFF。

3.6 LED 灯

- 电源LED1

红色LED指示AT-SATRT-A403A板子3.3 V已供电。

- 用户LED2

红色LED是连接到AT32A403AVGT7的PD13脚的用户LED。

- 用户LED3

黄色LED是连接到AT32A403AVGT7的PD14脚的用户LED。

- 用户LED4

绿色LED是连接到AT32A403AVGT7的PD15脚的用户LED。

3.7 按键

- 复位B1：复位键

连接到NRST，用于复位AT32A403AVGT7。

- 用户B2：用户键

出厂默认连接到AT32A403AVGT7的PA0，可复用为唤醒按键，（R19 ON，R21 OFF）；或连接到PC13，可复用为TAMPER-RTC按键，（R19 OFF，R21 ON）。

3.8 USB 装置

AT-START-A403A板通过USB micro-B接口（CN1）支持USB全速装置通信。V_{BUS}可作为AT-START-A403A板5 V的电源。

3.9 SPIM 接口连接闪存存储器区块 3

板上带一SPI闪存EN25QH128A，透过SPIM接口与AT32A403AVGT7连接，作为扩充的闪存存储器区块3（Bank 3）使用。

透过SPIM接口使用闪存存储器区块3时，JP8连体跳线请见表2，须选择左测SPIM端。这时PB1，PA8，PB10，PB11，PB6，和PB7没有连接到外部的LQFP100 I/O口扩展接口，这6个引脚在PCB丝印于扩展接口引脚名后增加 * 号作为特别标示。

表 2. GPIO 和 SPIM 跳线设置

跳线	设置
JP8 接 IO 端	使用 IO 和以太网 MAC 功能（出厂默认设置）
JP8 接 SPIM 端	使用 SPIM 功能

3.10 以太网

AT-START-A403A板载一个以太网PHY联杰DM9162（U8）和RJ45接口（J10，内部带隔离变压器），支持10/100 Mbps双速以太网通讯。

使用以太网MAC时，JP8连体跳线请见表2，须选择右侧IO端，使PA8，PB10，和PB11连接到外部的LQFP100 I/O口扩展接口。

以太网PHY与AT32A403AVGT7出厂默认以RMII模式连接，此时PHY所需25 MHz时钟默认由晶振（Y4）提供。使用者也可将R39和R64焊上49.9 Ω 和100 k Ω 并解焊Y4，C6和C7，此时由AT32A403AVGT7的CLKOUT（PA8）引脚提供给PHY的XT1引脚，而AT32A403AVGT7的RMII_REF_CLK（PA1）引脚所需要的50 MHz时钟则由PHY的50MCLK引脚提供给。50MCLK引脚在上电时必须上拉。

以太网PHY与AT32A403AVGT7可以改为以MII模式连接。使用者需按照原理图第5页左下注脚修改电阻，此时PHY的TXCLK和RXCLK分别与AT32A403AVGT7的MII_TX_CLK（PC3）和MII_RX_CLK（PA1）引脚连接。

注意AT32A403AVGT7是以重映射1的引脚分配对PHY连接。

为简化PCB设计，PHY没有另外外接闪存存储器来分配上电时的PHY地址[3:0]，PHY地址[3:0]上电默认设置为0x0。上电后软件可透过操作PHY的SMI接口再重新指定PHY的地址。

关于AT32A403AVGT7的以太网MAC和DM9162的详细操作，请参考其各自的技术手册和数据手册。若不使用板上DM9162而使用LQFP100 I/O口扩展接口J1和J2连接其它以太网应用板，请参考表3将AT32A403AVGT7和DM9162的连结将完全断开。

在评估AT32A403AVGT7其它功能而没有使用以太网口时，建议PC8脚输出低电平将DM9162置于复位状态。

3.11 0 Ω 电阻

表 3.0 Ω 电阻设置

电阻	状态 ⁽¹⁾	描述
R13 (微控制器功耗量测)	ON	JP3 OFF 时，3.3 V 电源直通微控制器电源对微控制器供电
	OFF	JP3 OFF 时，3.3 V 电源允许连接一个电流表来测量微控制器的功耗（如果没有电流表，那么微控制器不能被供电）
R4 (V _{BAT} 电源)	ON	V _{BAT} 连接到 VDD
	OFF	V _{BAT} 可由 J2 的第 6 脚 V _{BAT} 供电
R5, R6, R7, R8 (LEX _T)	OFF, ON, ON, OFF	LEX _T 时钟源使用板上晶振 Y1
	ON, OFF, OFF, ON	LEX _T 时钟源来自 PC14 外灌或 PC14, PC15 作 GPIO 使用
R17 (V _{REF+})	ON	V _{REF+} 连接到 VDD
	OFF	V _{REF+} 连接到 J2 第 21 脚或 Arduino™ 接口 J3 的 AREF
R19, R21 (用户键 B2)	ON, OFF	用户键 B2 连接到 PA0
	OFF, ON	用户键 B2 连接到 PC13
R29, R30 (PA11, PA12)	OFF, OFF	PA11, PA12 用作 USB 时，与 J1 第 20, 21 脚不相连
	ON, ON	PA11, PA12 不用作 USB 时，可与 J1 第 20, 21 脚相连

电阻	状态 ⁽¹⁾	描述
R62~R63, R66~R86 (以太网 PHY DM9162 信号)	见原理图第 5 页左下注脚	AT32A403AVGT7 的以太网 MAC 以 RMII 模式与 DM9162 连接 (R66 和 R70 为 4.7 kΩ)
	见原理图第 5 页左下注脚	AT32A403AVGT7 的以太网 MAC 以 MII 模式与 DM9162 连接
	R66 和 R70 之外全部 OFF	AT32A403AVGT7 的以太网 MAC 与 DM9162 断开
R39, R64 (以太网 PHY DM9162 时钟输入)	OFF, OFF	DM9162 时钟源使用板上晶振 Y4
	ON, ON	DM9162 时钟源使用 AT32A403AVGT7 的 CLKOUT 输出 (PA8)
R31, R32, R33, R34 (Arduino™ A4, A5)	OFF, ON, OFF, ON	Arduino™ A4, A5 连接到 ADC_IN11, ADC_IN10
	ON, OFF, ON, OFF	Arduino™ A4, A5 连接到 I2C1_SDA, I2C1_SCL
R35, R36 (Arduino™ D10)	OFF, ON	Arduino™ D10 连接到 SPI1_SS
	ON, OFF	Arduino™ D10 连接到 PWM (TMR4_CH1)

(2) 出厂默认 Rx 状态用粗体显示。

3.12 扩展接口

3.12.1 Arduino™ Uno R3 扩展接口

母插头 J3~J6 和公插头 J7 支持标准 Arduino™ Uno R3 连接器。大部分根据 Arduino™ Uno R3 设计的功能模块上板都适用于 AT-START-A403A。

注1: AT32A403AVGT7 的 I/O 口与 Arduino™ Uno R3 为 3.3 V 相容, 但 5 V 不相容。

注2: 若需透过 Arduino™ Uno R3 上板供电 AT-START-A403A 的 J3 第 8 脚 AREF 至 AT32A403AVGT7 的 V_{REF+} 时, 须将 R17 OFF。

表 4. Arduino™ Uno R3 扩展接口引脚定义

连接器	引脚号	Arduino 引脚名称	AT32A403A 引脚名称	功能
J4 (电源)	1	NC	-	-
	2	IOREF	-	3.3 V 参考
	3	RESET	NRST	外部复位
	4	3.3V	-	3.3 V 输入/输出
	5	5V	-	5 V 输入/输出
	6	GND	-	地
	7	GND	-	地
	8	VIN	-	7~12 V 输入/输出
J6 (模拟输入)	1	AN0	PA0	ADC123_IN0
	2	AN1	PA1	ADC123_IN1
	3	AN2	PA4	ADC12_IN4
	4	AN3	PB0	ADC12_IN8
	5	AN4	PC1 或 PB9 ⁽¹⁾	ADC123_IN11 或 I2C1_SDA
	6	AN5	PC0 或 PB8 ⁽¹⁾	ADC123_IN10 或 I2C1_SCL

连接器	引脚号	Arduino 引脚名称	AT32A403A 引脚名称	功能
J5 (逻辑输入/输出 低字节)	1	D0	PA3	USART2_RX
	2	D1	PA2	USART2_TX
	3	D2	PA10	-
	4	D3	PB3	TMR2_CH2
	5	D4	PB5	-
	6	D5	PB4	TMR3_CH1
	7	D6	PB10	TMR2_CH3
	8	D7	PA8 ⁽²⁾	-
J3 (逻辑输入/输出 高字节)	1	D8	PA9	-
	2	D9	PC7	TMR3_CH2
	3	D10	PA15 或 PB6 ⁽¹⁾⁽²⁾	SPI1_CS 或 TMR4_CH1
	4	D11	PA7	TMR3_CH2 或 SPI1_MOSI
	5	D12	PA6	SPI1_MISO
	6	D13	PA5	SPI1_SCK
	7	GND	-	地
	8	AREF	-	V _{REF+} 输入/输出
	9	SDA	PB9	I2C1_SDA
	10	SCL	PB8	I2C1_SCL
J7 (其他)	1	MISO	PB14	SPI2_MISO
	2	5V	-	5 V 输入/输出
	3	SCK	PB13	SPI2_SCK
	4	MOSI	PB15	SPI2_MOSI
	5	RESET	NRST	外部复位
	6	GND	-	地
	7	CS	PB12	SPI2_CS
	8	PB11	PB11	-

(1) 0 Ω电阻设置见 表3。

(2) 须禁用SPIM并将JP8连体跳线选择IO端，否则无法使用PA8和PB6。

3.12.2 LQFP100 I/O 口扩展接口

扩展接口J1和J2可以连接AT-START-A403A微控制器的I/O口到外部器件。AT32A403AVGT7的所有I/O口在这些扩展接口上都是可用的。J1和J2也可以用示波器、逻辑分析仪或电压表来测量。

注1: 若需透过外部电源供电AT-START-A403A的J2第21脚V_{REF+}时，须将R17 OFF。

4 版本历史

表 5. 文档版本历史

日期	版本	变更
2020.2.14	1.0	最初版本
2020.5.12	1.1	1. 修改LED3为黄色 2. DM9162的TXEN改接PB11_E，不与AT32A403A直接连接 3. AT32A403A与DM9162间隔的51 Ω 排阻改为0 Ω 钒桥，方便AT32A403A能与DM9162完全断开
2020.9.23	1.11	1. 修改文件版本号为3码。前2码配合AT-START硬件版本，后1码配合文件进 版 2. 新增3.9节关于DM9162不使用时的建议
2020.11.20	1.20	1. 升级AT-Link-EZ硬件版本至V1.2，对调CN7两排信号并修改丝印以符合雅 特力开发工具使用习惯 2. 修改CN2丝印以符合雅特力开发工具使用习惯 3. 增加GND测试针环便于量测 4. 优化电源布局和新增DM9162 XT1引脚的下拉电阻R39，以消除DM9162 TXCLK时钟发出干扰 5. 移除DM9162操作于RMII模式下未用引脚与微控制器之间的0 Ω 电阻
2023.11.27	1.30	新增以太网EMAC功能

重要通知 - 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用，雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有过任何形式的表示，本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何第三方产品或服务，不应被视为雅特力授权使用此类第三方产品或服务，或许可其中的任何知识产权，或者被视为涉及以任何方式使用任何此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明，否则，雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证，包括但不限于有关适销性、适合特定用途（及其依据任何司法管辖区的法律的对应情况），或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品：（A）对安全性有特别要求的应用，例如：生命支持、主动植入设备或对产品功能安全有要求的系统；（B）航空应用；（C）航天应用或航天环境；（D）武器，且/或（E）其他可能导致人身伤害、死亡及财产损失的应用。如果采购商擅自将其用于前述应用，即使采购商向雅特力发出了书面通知，风险及法律责任仍将由采购商单独承担，且采购商应独立负责在前述应用中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定，将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证失效，并且不应以任何形式造成或扩大雅特力的任何责任。

© 2023 雅特力科技 保留所有权利