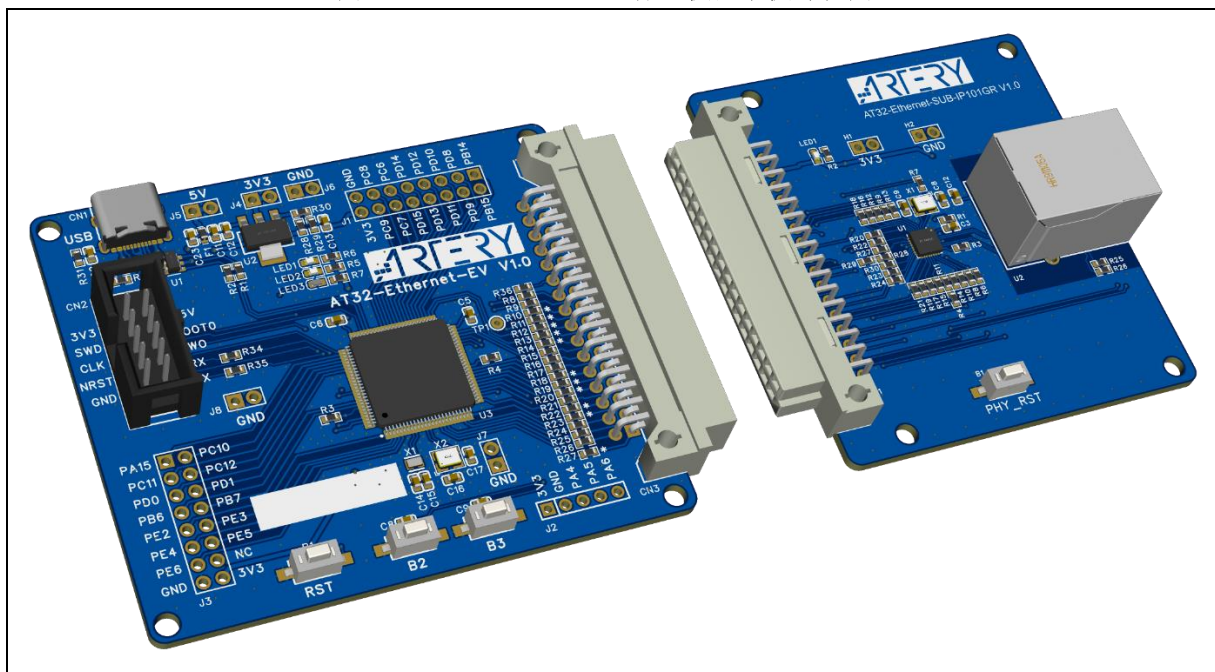


简介

AT32-Ethernet-EV体验板帮助你快速实现以太网通讯应用设计，加快相关项目开发进度。AT32-Ethernet-EV体验板包含主板和各式子板。主板上带具有EMAC功能的雅特力微控制器，与物理接口器件（PHY）子板连接，以实现以太网通讯。AT32-Ethernet-EV针对市场上常见的以太网PHY芯片提供对应的各式子板（AT32-Ethernet-Sub-xxxxx）供使用者选择，以支持不同PHY芯片的最小系统应用设计参考。

图 1. AT32-Ethernet-EV 体验板及子板外观图



目录

1	特性概述	5
2	开始.....	6
2.1	启用	6
2.2	支持的开发工具链.....	6
3	硬件和布局	7
3.1	电源和电源选择	9
3.2	编程和调试：AT-Link 接口	9
3.3	以太网	9
3.4	外部时钟源	9
3.5	LED 灯.....	9
3.6	按键.....	10
3.7	OTGFS 或 USBFS 接口.....	10
4	引脚分配	11
5	版本历史	14

表目录

表 1. AT32 微控制器的引脚使用功能与器件连接关系.....	11
表 2. 文档版本历史	14

图目录

图 1. AT32-Ethernet-EV 体验板及子板外观图	1
图 2. 硬件框图	7
图 3. 顶层布局	8
图 4. 底层布局	8

1 特性概述

AT32-Ethernet-EV主板提供如下特性：

- 板载带EMAC功能的AT32微控制器，LQFP100封装
- 供电方式：
 - AT-Link接口+5V或3V3引脚（CN2）
 - USB总线接口（CN1）
 - 外部5 V电源
 - 外部3.3 V电源
- 时钟源：
 - 25 MHz HEXT晶振
 - 32.768 kHz LEXT晶振
- LED指示灯：
 - LED1（红）用于3.3 V上电指示
 - LED2（绿）和LED3（蓝）用于应用指示
- 用户介面：
 - 2个用户键和1个复位键

而各式PHY子板（AT32-Ethernet-Sub-xxxxx）特性如下：

- 与主板AT32微控制器芯片默认以RMII模式连接，可自行焊接/解焊部分器件改为MII模式
- 不同子板使用不同PHY芯片，目前支持：
 - DP83848C（TI）
 - IP101GR（IC Plus）
 - KSZ8041TL（Microchip）
 - LAN8720A（Microchip），只支持RMII连接模式
 - RTL8201F（Realtek）
 - YT8512（MotorComm）
- RJ45连接器带状态指示LED灯
- 有些子板带50 MHz晶振或预留25 MHz晶振，PHY时钟源可选
- 1个PHY芯片复位键

2 开始

2.1 启用

按照下面的顺序配置AT32-Ethernet-EV板，开始启动应用：

1. 主板与子板结合，并确认AT32微控制器已烧录对应PHY的驱动固件。
2. 用一根USB线（Type-A转Type-C）连接USB连接器CN1到PC给板子供电。
3. 主板与子板LED1（红）恒亮。
4. RJ45连接口接上网路设备，即可开始传输数据。

2.2 支持的开发工具链

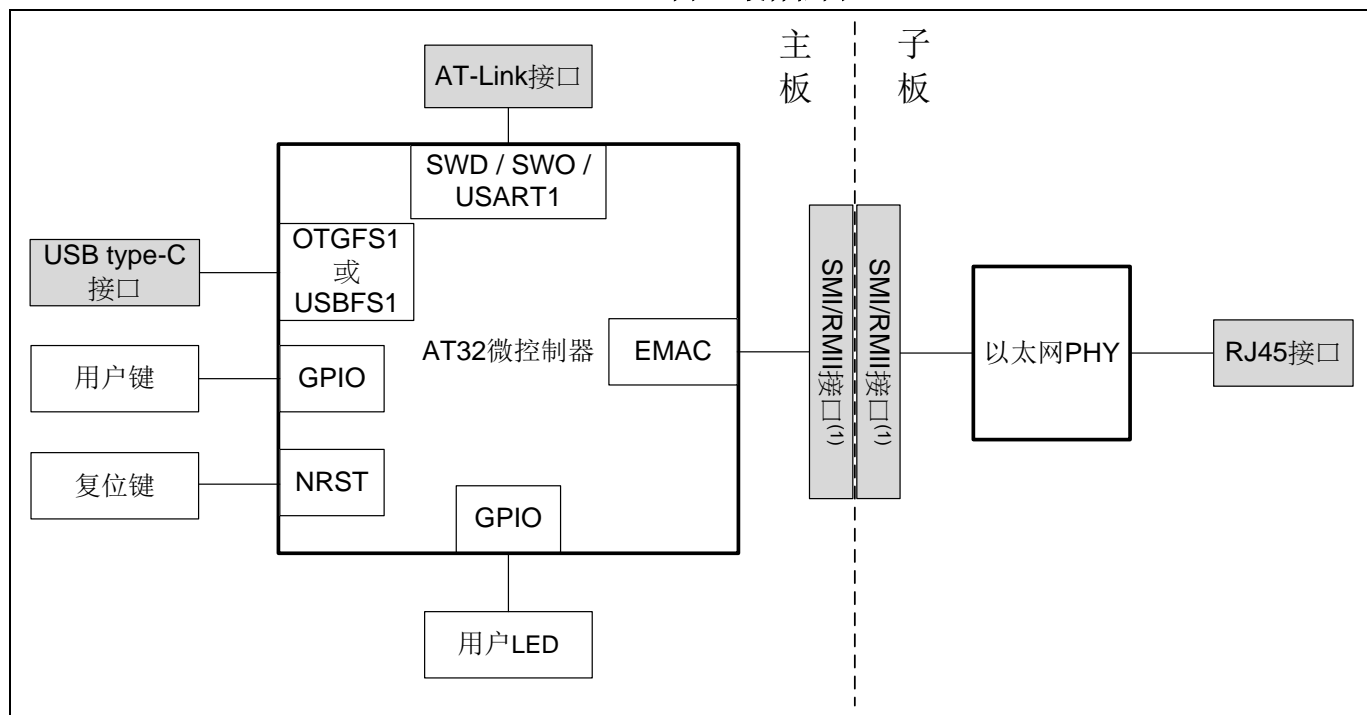
- ARM® Keil®: MDK-ARM™
- IAR™: EWARM
- AT32 IDE

3 硬件和布局

AT32-Ethernet-EV是以带EMAC功能的AT32微控制器为中心来设计的，以演示以太网功能。其中因以太网物理接口器件（PHY）各供应商设计的芯片兼容度低，引脚、特色、和设置方式各有不同，造成市面上品牌型号众多且各有其爱用者，因此AT32-Ethernet-EV在AT32微控制器和PHY对接设计时，采用了主、子板接口对接方式。这种主、子板结合方式使各使用者可选择相对应PHY的子板进行开发验证。同时，雅特力也将视市场需求持续开发不同PHY子板。

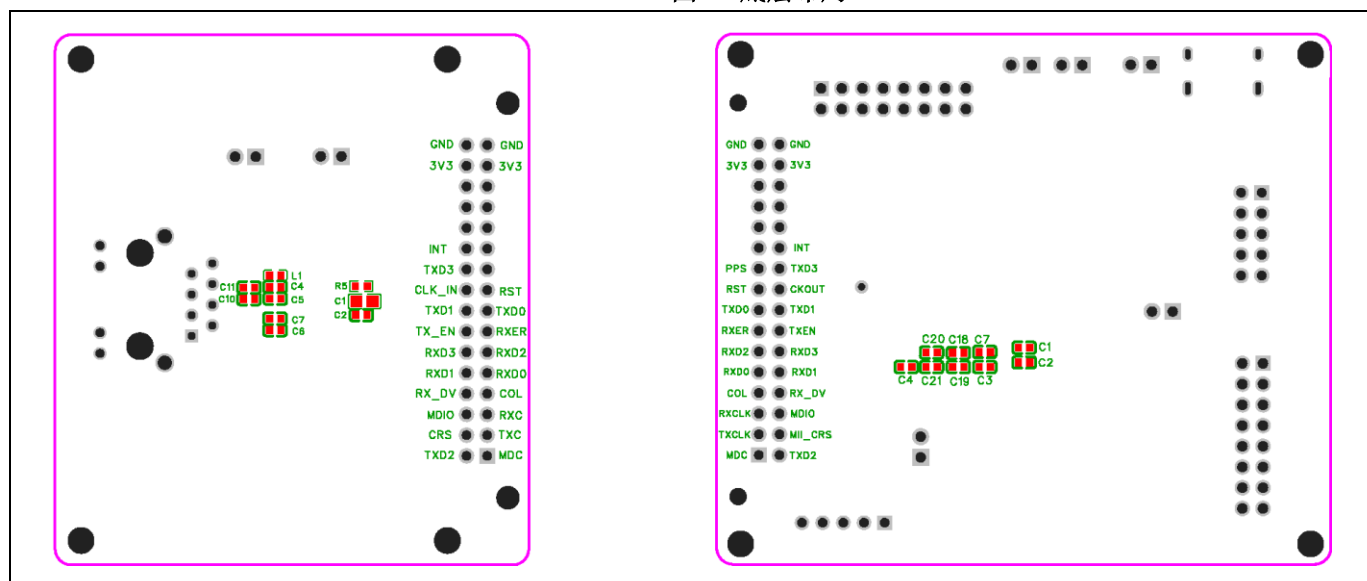
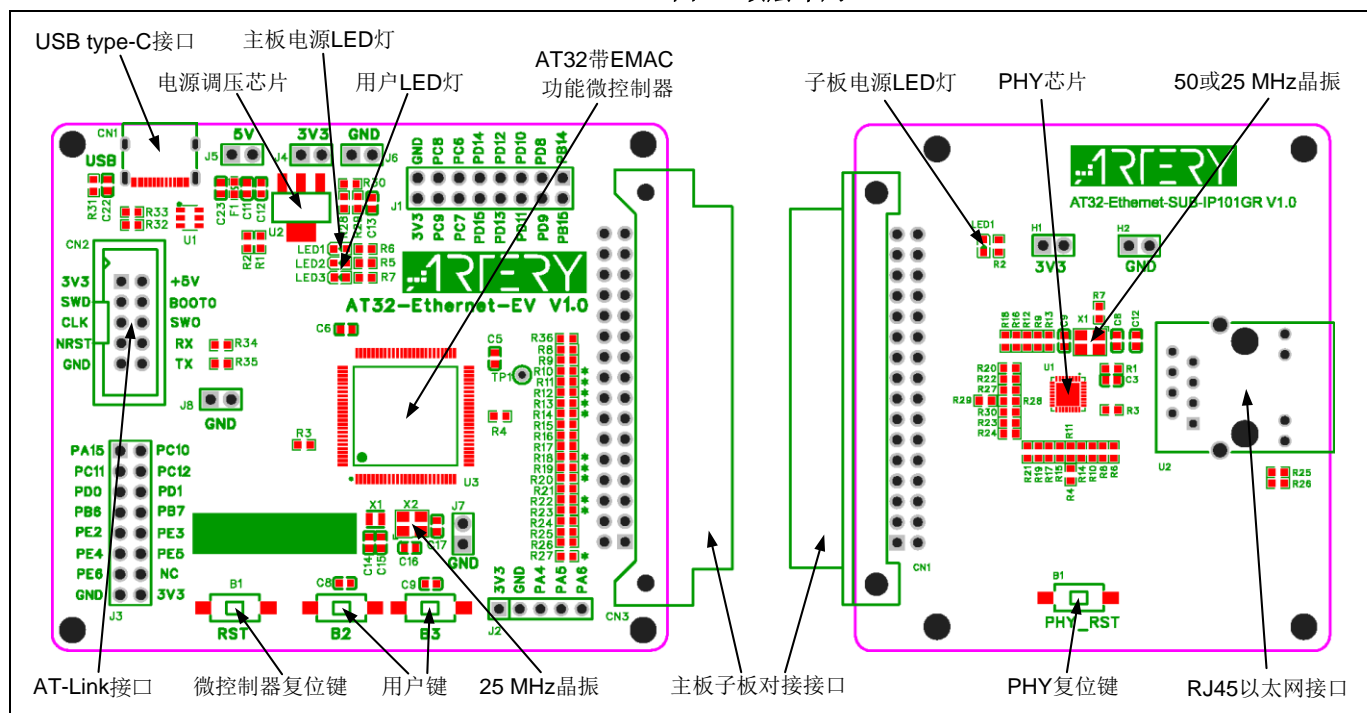
图2展示了AT32-Ethernet-EV板上AT32微控制器与其外设之间的连接。图3和图4展示了这些功能特点在AT32-Ethernet-EV上的位置。

图 2. 硬件框图



(1) 出厂默认设置。

图 4. 底层布局



3.1 电源和电源选择

AT32-Ethernet-EV的5 V电源通过USB线连接主板USB type-C接口（CN1）来提供，或通过主板AT-Link接口（CN2）供电。这时5 V电源通过板上电源调压芯片（U2）输出3.3 V，提供微控制器所需的3.3 V电源，并通过主板子板接口（CN3）对子板供电。

当AT32-Ethernet-EV被供电时，主板和子板LED1（红）会恒亮。

3.2 编程和调试：AT-Link 接口

开发板上留有AT-Link接口（CN1），可外接雅特力AT-Link编程和调试工具，使用者即可对AT32-Ethernet-EV主板上的AT32微控制器进行编程和调试。AT-Link支持SWD接口模式，SWO调试，并支持一组虚拟串口（VCP）与AT32微控制器的USART1_TX/USART1_RX（PA9/PA10）对接。

关于AT-Link的操作、固件升级、和注意事项等详细信息，请参考[AT-Link用户手册](#)。

3.3 以太网

AT-Ethernet-EV可搭配不同以太网PHY芯片子板，子板上载有RJ45接口（内部带隔离变压器），支持10/100 Mbps双速以太网通讯。

以太网PHY与AT32微控制器出厂默认以RMII模式连接，使用者可参考各子板原理图自行焊接/解焊几个电阻，即可将连接改为MII模式。

为简化PCB设计，PHY没有另外外接闪存存储器来分配上电时的PHY地址，PHY地址上电默认设置为0x01。上电后软件可透过操作PHY的SMI接口再重新指定PHY的地址。

关于AT32微控制器的以太网EMAC功能和各个PHY芯片的详细操作，请参考雅特力官网上各自的技术手册和数据手册。

3.4 外部时钟源

以太网应用芯片主时钟必须来自外部精准时钟源，AT32微控制器外部高速时钟（HEXT）来自主板上25 MHz无源晶振（X2）；另有外部低速时钟（LEXT）来自主板上32.768 kHz无源晶振（X1）。若使用RMII模式，EMAC_RMII_REF_CLK所需50 MHz的时钟由子板提供，可能来自子板有源晶振或PHY的参考时钟输出。

根据子板上不同PHY芯片对于时钟的要求各有不同。若PHY需求50 MHz时钟，由子板上有源晶振提供；若需25 MHz时钟，默认以主板上AT32微控制器CLKOUT输出提供，也保留来自子板上无源晶振弹性。（25 MHz无源晶振及其匹配电容默认不上件。）

3.5 LED 灯

- 主板和子板电源LED1

红色LED指示AT32-Ethernet-EV板子已供电。

- 主板用户LED2

绿色LED是连接到AT32微控制器的PE0脚的用户LED。

- 主板用户LED3

蓝色LED是连接到AT32微控制器的PE1脚的用户LED。

3.6 按键

- **主板复位B1：微控制器复位键**
连接到AT32微控制器的NRST脚，用于复位微控制器。
- **子板复位B1：PHY复位键**
连接到PHY芯片的复位脚，用于复位PHY芯片。
- **主板用户B2：用户键**
按键B2连接到AT32微控制器的PE13。
- **主板用户B3：用户键**
按键B3连接到AT32微控制器的PE14。

3.7 OTGFS 或 USBFS 接口

AT32-Ethernet-EV主板通过USB type-C接口（CN1）与AT32微控制器OTGFS1或USBFS1接口连接，可进行数据传输。CN1的V_{BUS}作为AT32-Ethernet-EV板5 V的电源输入。

4 引脚分配

下表列举AT32微控制器各引脚所使用到的功能以及与各个器件连接的关系。

表 1. AT32 微控制器的引脚使用功能与器件连接关系

引脚号	引脚名称	AT32微控制器使用功能	PHY使用功能	其它器件
1	PE2	PE2	-	扩展接口 (J3)
2	PE3	PE3	-	扩展接口 (J3)
3	PE4	PE4	-	扩展接口 (J3)
4	PE5	PE5	-	扩展接口 (J3)
5	PE6	PE6	-	扩展接口 (J3)
8	PC14	LEXT_IN	-	32 kHz晶振 (X1)
9	PC15	LEXT_OUT	-	32 kHz晶振 (X1)
12	PH0或PD0	HEXT_IN	-	8 MHz晶振 (X2)
13	PH1或PD1	HEXT_OUT	-	8 MHz晶振 (X2)
16	PC1	EMAC_MDC	MDC	-
17	PC2	EMAC_MII_TXD2	TXD2	-
18	PC3	EMAC_MII_TX_CLK	TXCLK	-
23	PA0	EMAC_MII_CRS	CRS	-
24	PA1	EMAC_RMII_REF_CLK EMAC_MII_RX_CLK	RMII: 50 MHz参考时钟输出 MII: RXCLK	-
25	PA2	EMAC_MDIO	MDIO	-
26	PA3	EMAC_MII_COL	COL	-
29	PA4	PA4	-	扩展接口 (J2)
30	PA5	PA5	-	扩展接口 (J2)
31	PA6	PA6	-	扩展接口 (J2)
32	PA7	EMAC_RMII_CRS_DV EMAC_MII_RX_DV	RMII: CRS_DV MII: RXDV	-
33	PC4	EMAC_RMII_RXD0 EMAC_MII_RXD0	RXD0	-
34	PC5	EMAC_RMII_RXD1 EMAC_MII_RXD1	RXD1	-
35	PB0	EMAC_MII_RXD2	RXD2	-
36	PB1	EMAC_MII_RXD3	RXD3	-

引脚号	引脚名称	AT32微控制器使用功能	PHY使用功能	其它器件
44	PE13	PE13	-	用户键 (B2)
45	PE14	PE14	-	用户键 (B3)
46	PE15	PE15	INT	-
47	PB10	EMAC_MII_RX_ER	RXER	-
48	PB11	EMAC_RMII_TX_EN EMAC_MII_TX_EN	TXEN	-
51	PB12	EMAC_RMII_TXD0 EMAC_MII_TXD0	TXD0	-
52	PB13	EMAC_RMII_TXD1 EMAC_MII_TXD1	TXD1	-
53	PB14	PB14	-	扩展接口 (J1)
54	PB15	PB15	-	扩展接口 (J1)
55	PD8	PD8	-	扩展接口 (J1)
56	PD9	PD9	-	扩展接口 (J1)
57	PD10	PD10	-	扩展接口 (J1)
58	PD11	PD11	-	扩展接口 (J1)
59	PD12	PD12	-	扩展接口 (J1)
60	PD13	PD13	-	扩展接口 (J1)
61	PD14	PD14	-	扩展接口 (J1)
62	PD15	PD15	-	扩展接口 (J1)
63	PC6	PC6	-	扩展接口 (J1)
64	PC7	PC7	-	扩展接口 (J1)
65	PC8	PC8	-	扩展接口 (J1)
66	PC9	PC9	-	扩展接口 (J1)
67	PA8	CLKOUT	25 MHz主时钟输入	-
68	PA9	USART1_TX	-	AT-Link接口 (CN2)
69	PA10	USART1_RX	-	AT-Link接口 (CN2)
70	PA11	OTGFS1_D-或USBFS1_D-	-	USB type-C接口 (CN1)
71	PA12	OTGFS1_D+或USBFS1_D+	-	USB type-C接口 (CN1)
72	PA13	SWDIO	-	AT-Link接口 (CN2)
76	PA14	SWCLK	-	AT-Link接口 (CN2)
77	PA15	PA15	-	扩展接口 (J3)

引脚号	引脚名称	AT32微控制器使用功能	PHY使用功能	其它器件
78	PC10	PC10	-	扩展接口 (J3)
79	PC11	PC11	-	扩展接口 (J3)
80	PC12	PC12	-	扩展接口 (J3)
81	PD0	PD0	-	扩展接口 (J3)
82	PD1	PD1	-	扩展接口 (J3)
89	PB3	SWO	-	AT-Link接口 (CN2)
90	PB4	PB4	PHY复位引脚	-
91	PB5	EMAC_PPS_OUT	预留, 未使用	-
92	PB6	PB6	-	扩展接口 (J3)
93	PB7	PB7	-	扩展接口 (J3)
95	PB8	EMAC_MII_TXD3	TXD3	-
97	PE0	PE0	-	LED2 (绿)
98	PE1	PE1	-	LED3 (蓝)

5 版本历史

表 2. 文档版本历史

日期	版本	变更
2024.2.22	1.00	最初版本

重要通知 - 请仔细阅读

买方自行负责对本文所述雅特力产品和服务的选择和使用，雅特力概不承担与选择或使用本文所述雅特力产品和服务相关的任何责任。

无论之前是否有过任何形式的表示，本文档不以任何方式对任何知识产权进行任何明示或默示的授权或许可。如果本文档任何部分涉及任何第三方产品或服务，不应被视为雅特力授权使用此类第三方产品或服务，或许可其中的任何知识产权，或者被视为涉及以任何方式使用任何此类第三方产品或服务或其中任何知识产权的保证。

除非在雅特力的销售条款中另有说明，否则，雅特力对雅特力产品的使用和/或销售不做任何明示或默示的保证，包括但不限于有关适销性、适合特定用途（及其依据任何司法管辖区的法律的对应情况），或侵犯任何专利、版权或其他知识产权的默示保证。

雅特力产品并非设计或专门用于下列用途的产品：（A）对安全性有特别要求的应用，例如：生命支持、主动植入设备或对产品功能安全有要求的系统；（B）航空应用；（C）航天应用或航天环境；（D）武器，且/或（E）其他可能导致人身伤害、死亡及财产损失的应用。如果采购商擅自将其用于前述应用，即使采购商向雅特力发出了书面通知，风险及法律责任仍将由采购商单独承担，且采购商应独立负责在前述应用中满足所有法律和法规要求。

经销的雅特力产品如有不同于本文档中提出的声明和/或技术特点的规定，将立即导致雅特力针对本文所述雅特力产品或服务授予的任何保证失效，并且不应以任何形式造成或扩大雅特力的任何责任。

© 2024 雅特力科技 保留所有权利